

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 10 月 7 日 (07.10.2004)

PCT

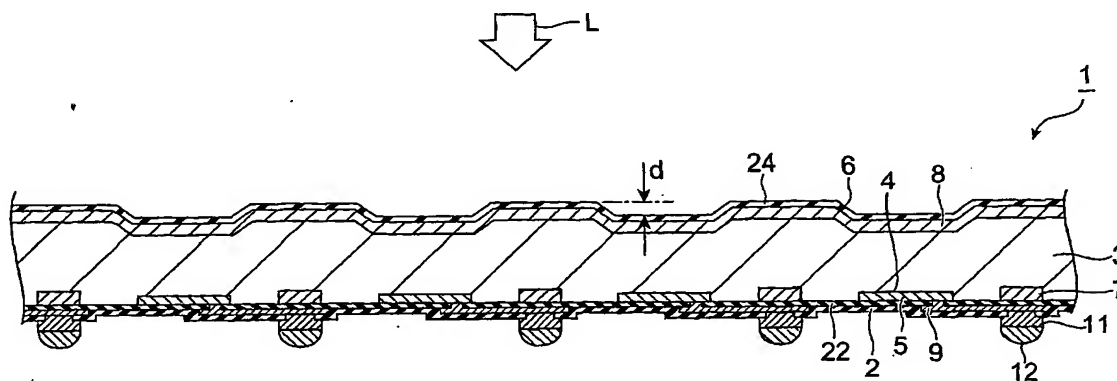
(10) 国際公開番号
WO 2004/086504 A1

- (51) 国際特許分類⁷: H01L 27/146, 31/10, G01T 1/20 (74) 代理人: 長谷川 芳樹, 外 (HASEGAWA, Yoshiki et al.); 〒1040061 東京都中央区銀座一丁目10番6号 銀座ファーストビル 創英国際特許法律事務所 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2004/004211
- (22) 国際出願日: 2004 年 3 月 25 日 (25.03.2004) (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-087782 2003 年 3 月 27 日 (27.03.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 柴山 勝己 (SHIBAYAMA, Katsumi) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: PHOTODIODE ARRAY AND PRODUCTION METHOD THEREOF, AND RADIATION DETECTOR

(54) 発明の名称: ホトダイオードアレイ及びその製造方法、並びに放射線検出器



(57) Abstract: A photodiode array (1) is provided with an n-type silicon substrate (3). A plurality of photodiodes (4) are formed in an array form on the surface opposite to the surface, onto which a light (L) to be detected enters, of the n-type silicon substrate (3). Recesses (6), each having a specified depth recessed below an area that does not correspond to a photodiode (4)-formed area, are formed in an area corresponding to the photodiode (4)-formed area on the light (L)-incident surface of the substrate (3).

(57) 要約: ホトダイオードアレイ 1 は、n 型シリコン基板 3 を備える。n 型シリコン基板 3 における被検出光 L の入射面の反対面側に、複数のホトダイオード 4 がアレイ状に形成されている。n 型シリコン基板 3 の被検出光 L の入射面側におけるホトダイオード 4 が形成された領域に対応する領域に、ホトダイオード 4 が形成された領域に対応しない領域よりも窪んだ所定の深さを有する窪み部 6 が形成されている。



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

ホトダイオードアレイ及びその製造方法、並びに放射線検出器

技術分野

【0001】 本発明は、ホトダイオードアレイ及びその製造方法、並びに放射
5 線検出器に関する。

背景技術

【0002】 この種のホトダイオードアレイとして、従来から、バンプ電極等の形成されている面の反対面（裏面）から光を入射させるタイプの裏面入射型ホ
トダイオードアレイが知られている（例えば特許文献1参照）。この特許文献1に
10 開示されているホトダイオードアレイは、図26および図27に示されるように、
n型シリコン基板133に角柱状のp層134を形成することにより、pn接合
によるホトダイオード140を有している。シンチレータ131は、ホトダイオ
ード140が形成されている表面（図面の下側）の裏面（図面の上側）に、負電
15 極膜136を介してシンチレータ131が接着されている。シンチレータ131
にて波長変換された光がホトダイオード140に入射すると、ホトダイオード1
40は入射光に応じた電流を生じさせる。ホトダイオード140にて生じた電流
は、表面側に形成された正電極135、半田球139、及びプリント基板137
に設けられた半田パッド138を通して出力される。

【0003】 【特許文献1】 特開平7-333348号公報

発明の開示

【0004】 ところで、上述のホトダイオードアレイ、例えばCT用ホトダイ
オードアレイを実装するには、チップを吸着するコレットとして、平コレットと
角錐コレットを使用することができる。通常フリップチップボンディングを行う
場合は、平コレットが使用されている。CT用ホトダイオードアレイは、チップ
25 面積が大きい（例えば、1辺20mmの矩形状）。図25Bに示すように、通常の
マウンタで使用する角錐コレット161を使用する場合、チップ162と角錐

コレット 1 6 1 との隙間 1 6 3 により、チップ 1 6 2 に反り返りが生じる。このため、角錐コレット 1 6 1 を使用する場合、上記反り返りにより位置ずれが生じ、チップ 1 6 2 の実装精度が低下するおそれがある。また、フリップチップボンディングを行う際には加熱や加圧が必要となるが、角錐コレット 1 6 1 では熱伝導の効率が良くない。また、加えられる圧力によって、チップ 1 6 2 のエッジが損傷するおそれもある。以上のことから、角錐コレット 1 6 1 は、薄いチップを吸着するのには不向きである。したがって、フリップチップボンディングを行う場合は、図 2 5 A に示すように、チップ面に面接触する平コレット 1 6 0 でチップ 1 6 2 を吸着しつつ、そのチップ 1 6 2 にヒータブロック 1 6 4 から熱と圧力を加えている。

【0005】 しかしながら、平コレット 1 6 0 を使用すると、チップ 1 6 2 のチップ面全体が平コレット 1 6 0 に接触することになる。光入射面となるチップ面全体が平コレット 1 6 0 に接触して加圧および加熱を受けると、そのチップ面上の、ホットダイオードを構成する不純物拡散層に対応する領域が物理的なダメージ（損傷）を受ける場合がある。このように、チップ面がダメージを受けると、外観不良や特性劣化（暗電流や雑音の増加など）といった問題が生じることとなる。

【0006】 本発明は上述の点に鑑みてなされたもので、その目的は、実装時にホットダイオードに対応する領域がダメージを受けてしまうのを防止して、特性劣化を防ぐことが可能なホットダイオードアレイ及びその製造方法、並びに放射線検出器を提供することにある。

【0007】 上述した目的を達成するため、本発明に係るホットダイオードアレイは、半導体基板を備え、半導体基板における被検出光の入射面の反対面側に、複数のホットダイオードがアレイ状に形成されており、半導体基板の被検出光の入射面側におけるホットダイオードが形成された領域に対応する領域に、ホットダイオードが形成された領域に対応しない領域よりも窪んだ所定の深さを有する窪み部

が形成されていることを特徴とする。

【0008】 本発明に係るホトダイオードアレイでは、半導体基板の上記入射面側において、ホトダイオードが形成された領域に対応する領域よりも対応しない領域が突出することとなる。このホトダイオードが形成された領域に対応しない領域により、実装時に平コレットを使用する場合に、ホトダイオードが形成された領域に対応する領域と平コレットとの間に隙間が形成される。このため、上記ホトダイオードに対応する領域が平コレットに直に接触することがなく、加圧や加熱によるダメージを受けることがない。この結果、ノイズや暗電流等による特性劣化を効果的に防止することができる。

【0009】 また、上記窪み部は、複数形成されており、隣接する窪み部が互いに連通していることが好ましい。また、上記窪み部は、各ホトダイオードに対応して複数形成されており、隣接する窪み部が互いに連通していることが好ましい。これらのいずれの場合でも、隣接する窪み部が互いに連通しているので、ホトダイオードアレイの入射面に樹脂（例えば、シンチレータパネルを取り付けるための光学樹脂）を塗布する場合、その樹脂が各窪み部に行き渡り易くなる。また、各窪み部内でのボイドの発生も抑制できる。

【0010】 また、半導体基板には、隣接する各ホトダイオードの間にその各ホトダイオードを分離する不純物領域が設けられていることが好ましい。この場合、不純物領域により表面リークの発生が抑えられるために、隣接するホトダイオード同士を確実に電氣的に分離することができる。

【0011】 また、半導体基板の入射面側には、当該半導体基板と同じ導電型の高不純物濃度層が形成されていることが好ましい。この場合、半導体基板内部の光入射面近傍で発生したキャリアがトラップされることなく各ホトダイオードへ効率的に移動することとなる。この結果、光検出感度を高めることができる。

【0012】 また、半導体基板における被検出光の入射面の反対面側には、所定の深さを有する窪み部がアレイ状に複数形成されており、当該窪み部の底部に

各ホトダイオードがそれぞれ形成されていることが好ましい。この場合、半導体基板の被検出光の入射面からホトダイオードまでの距離が短縮されるので、被検出光の入射により発生するキャリアの移動過程における再結合が抑制される。この結果、光検出感度が向上する。

5 【0013】 本発明に係るホトダイオードアレイの製造方法は、第1導電型の半導体からなる半導体基板を用意し、半導体基板の一方の面側に複数の第2導電型の不純物拡散層を形成し、当該各不純物拡散層と半導体基板とにより構成される複数のホトダイオードをアレイ状に配列して形成する工程と、半導体基板の他方の面において、ホトダイオードが形成された領域に対応する領域に、ホトダイ
10 オードが形成された領域に対応しない領域よりも窪んだ所定の深さを有する窪み部を形成する工程と、を備えることを特徴とする。

 【0014】 本発明に係るホトダイオードアレイの製造方法では、半導体基板の一方の面にホトダイオードがアレイ状に配列して形成されると共に、他方の面におけるホトダイオードが形成された領域に対応する領域に上記窪み部が形成さ
15 れたホトダイオードアレイを得ることができる。

 【0015】 また、上記窪み部を形成する工程の後に、半導体基板の他方の面に、第1導電型の高不純物濃度層を形成する工程を更に備えることが好ましい。この場合、半導体基板の他方の面に、半導体基板と同じ導電型の高不純物濃度層が形成される。このため、半導体基板内部の光入射面近傍で発生したキャリアが
20 トラップされることなく各ホトダイオードへ効率的に移動することとなる。この結果、光検出感度を高めることができる。

 【0016】 また、本発明に係るホトダイオードアレイの製造方法は、第1導電型の半導体からなる半導体基板を用意し、半導体基板の一方の面側に、第1の窪み部をアレイ状に配列して複数形成する工程と、第1の窪み部の底部に複数の
25 第2導電型の不純物拡散層を形成し、当該各不純物拡散層と半導体基板とにより構成される複数のホトダイオードをアレイ状に配列して形成する工程と、半導体

基板の他方の面において、ホトダイオードが形成された領域に対応する領域に、ホトダイオードが形成された領域に対応しない領域よりも窪んだ所定の深さを有する第2の窪み部を形成する工程と、を備えることを特徴とする。

【0017】 本発明に係るホトダイオードアレイの製造方法では、半導体基板の一方の面に形成された第1の窪み部の底部にホトダイオードがアレイ状に配列して形成されると共に、他方の面におけるホトダイオードが形成された領域に対応する領域に上記第2の窪み部が形成されたホトダイオードアレイを得ることができる。

【0018】 また、上記第2の窪み部を形成する工程の後に、半導体基板の他方の面に、第1導電型の高不純物濃度層を形成する工程を更に備えることが好ましい。この場合、半導体基板の他方の面に、半導体基板と同じ導電型の高不純物濃度層が形成される。このため、半導体基板内部の光入射面近傍で発生したキャリアがトラップされることなく各ホトダイオードへ効率的に移動することとなる。この結果、光検出感度を高めることができる。

【0019】 また、隣接する不純物拡散層の間に第1導電型の不純物領域を設ける工程を更に備えることが好ましい。この場合、隣接する各ホトダイオードが確実に電氣的に分離されたホトダイオードアレイを得ることができる。

【0020】 本発明に係る放射線検出器は、上記ホトダイオードアレイと、ホトダイオードアレイにおける被検出光の入射面に対向して配置され、放射線の入射により発光するシンチレータパネルと、を備えることを特徴とする。

【0021】 また、本発明に係る放射線検出器は、上記ホトダイオードアレイの製造方法により製造されたホトダイオードアレイと、ホトダイオードアレイにおける窪み部が設けられた面に対向して配置され、放射線の入射により発光するシンチレータパネルと、を備えることを特徴とする。

【0022】 また、本発明に係る放射線検出器は、上記ホトダイオードアレイの製造方法により製造されたホトダイオードアレイと、ホトダイオードアレイの

第2の窪み部が形成された面に対向して配置され、放射線の入射により発光するシンチレータパネルと、を備えることを特徴とする。

【0023】 これら、本発明に係る放射線検出器それぞれにおいては、上記ホトダイオードアレイを備えているため、ノイズや暗電流等による特性劣化を効果的に防止することができる。

図面の簡単な説明

【0024】 図1は、第1実施形態に係るホトダイオードアレイの断面構成を示す図である。

【0025】 図2は、第1実施形態に係るホトダイオードアレイの構成を説明するための図である。

【0026】 図3は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0027】 図4は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0028】 図5は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0029】 図6は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0030】 図7は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0031】 図8は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0032】 図9は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0033】 図10は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0034】 図11は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0035】 図12は、第1実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

5 【0036】 図13Aは、第1実施形態に係るホトダイオードアレイの一例を模式的に示す平面図である。

【0037】 図13Bは、第1実施形態に係るホトダイオードアレイの一例を模式的に示す平面図である。

10 【0038】 図13Cは、第1実施形態に係るホトダイオードアレイの一例を模式的に示す平面図である。

【0039】 図14Aは、第1実施形態に係るホトダイオードアレイの一例を模式的に示す平面図である。

【0040】 図14Bは、第1実施形態に係るホトダイオードアレイの一例を模式的に示す平面図である。

15 【0041】 図14Cは、第1実施形態に係るホトダイオードアレイの一例を模式的に示す平面図である。

【0042】 図15は、第2実施形態に係るホトダイオードアレイの断面構成を示す図である。

20 【0043】 図16は、第2実施形態に係るホトダイオードアレイの構成を説明するための図である。

【0044】 図17は、第2実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0045】 図18は、第2実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

25 【0046】 図19は、第2実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0047】 図20は、第2実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0048】 図21は、第2実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

5 【0049】 図22は、第2実施形態に係るホトダイオードアレイの製造工程を説明するための図である。

【0050】 図23は、第3実施形態に係る放射線検出器の断面構成を示す図である。

10 【0051】 図24は、第4実施形態に係る放射線検出器の断面構成を示す図である。

【0052】 図25Aは、半導体チップを平コレットにより吸着した状態を模式的に示す図である。

【0053】 図25Bは、半導体チップを角錐コレットにより吸着した状態を模式的に示す図である。

15 【0054】 図26は、従来技術のホトダイオードアレイを示す斜視図である。

【0055】 図27は、図26におけるXXVII-XXVII方向の断面構成を示す模式図である。

発明を実施するための最良の形態

20 【0056】 以下、図面を参照しながら本発明によるホトダイオードアレイ及びその製造方法、並びに放射線検出器の好適な実施形態について詳細に説明する。なお、説明において、同一要素又は同一機能を有する要素には、同一符号を用いることとし、重複する説明は省略する。

【0057】 (第1実施形態)

25 図1は、本発明の実施形態に係るホトダイオードアレイ1の断面構成を示す図である。なお、以下の説明においては、光Lの入射面(図1の上面)を裏面、その反対面(図1の下面)を表面としている。以下の各図においては、図示の都合

上、寸法が適宜変更されている。

【0058】 ホトダイオードアレイ 1 は、p n 接合により形成される複数のホ
トダイオード 4 を有している。複数のホトダイオード 4 は、ホトダイオードアレ
イ 1 の表面側において、縦横に規則正しいアレイ状に 2 次元配列されている。各
5 ホトダイオード 4 は、ホトダイオードアレイ 1 の一画素としての機能を有し、全
体で一つの光感応領域を構成している。

【0059】 ホトダイオードアレイ 1 は、n 型（第 1 導電型）シリコン基板 3
を備える。n 型シリコン基板 3 の厚みは、30～300 μm （好ましくは 100
 μm ）程度である。n 型シリコン基板 3 における不純物濃度は、 $1 \times 10^{12} \sim 1$
10 $0^{15} / \text{cm}^3$ 程度である。n 型シリコン基板 3 の表面側において、p 型（第 2 導
電型）不純物拡散層 5 が縦横に規則正しいアレイ状に 2 次元配列されている。p
型不純物拡散層 5 の厚みは、0.05～20 μm 程度（好ましくは 0.2 μm ）
である。p 型不純物拡散層 5 における不純物濃度は、 $1 \times 10^{13} \sim 10^{20} / \text{cm}$
15 3 程度である。p 型不純物拡散層 5 と n 型シリコン基板 3 とにより形成される p
n 接合が、ホトダイオード 4 を構成している。n 型シリコン基板 3 の表面には、
シリコン酸化膜 22 が形成されている。このシリコン酸化膜 22 の上には、パッ
シベーション膜 2 が形成されている。パッシベーション膜 2 は、例えば SiN 等
からなる。

【0060】 また、シリコン酸化膜 22 の上には、各 p 型不純物拡散層 5（ホ
トダイオード 4）に対応して電極配線 9 が形成されている。各電極配線 9 はアル
ミニウムからなり、その厚みは、1 μm 程度である。各電極配線 9 の一端は、シ
リコン酸化膜 22 に形成されたコンタクトホールを通して、対応する p 型不純物
拡散層 5 に電氣的に接続されている。各電極配線 9 の他端は、パッシベーション
膜 2 に形成されたコンタクトホールを通して、対応するアンダーバンプメタル(U
25 BM) 11 に電氣的に接続されている。各 UBM 11 には、半田のバンプ電極 1
2 が形成されている。UBM 11 とバンプ電極 12 とは、電氣的に接続されてい

る。

【0061】 UBM11は、半田との界面接合が強く、アルミニウムへの半田成分の拡散を防止できるものが好ましく、多層膜構造とすることが多い。この多層膜構造としては、無電解メッキによるニッケル(Ni)－金(Au)等がある。
5 この構造は、アルミニウムが露出している領域にニッケルのメッキを厚く(3～15 μ m)形成し、その上に薄く(0.05～0.1 μ m)金をメッキするものである。金は、ニッケルの酸化を防ぐためのものである。他には、チタン(Ti)－白金(Pt)－金(Au)やクロム(Cr)－金(Au)をリフトオフにより形成した構造もある。

10 【0062】 n型シリコン基板3の裏面側には、高不純物濃度層としてのアキュムレーション層8が設けられている。アキュムレーション層8は、裏面の略全体にわたって略均一な深さで形成されている。アキュムレーション層8は、n型シリコン基板3と同じ導電型であり、n型シリコン基板3よりも不純物濃度が高い。なお、本実施形態に係るホトダイオードアレイ1はアキュムレーション層8
15 を有しているが、当該アキュムレーション層8を有していなくても、実用上十分に許容し得る程度の光検出感度を有している。

【0063】 アキュムレーション層8の上には、当該アキュムレーション層8を被覆して保護すると共に、光Lの反射を抑制するAR膜24が形成されている。AR膜24は、例えばSiO₂からなり、その厚みは0.01～数 μ m程度である。
20 なお、AR膜24は、SiO₂の他にSiNや必要な波長において反射防止ができるような光学膜を積層あるいは複合して形成してもよい。

【0064】 n型シリコン基板3の表面側において、各p型不純物拡散層5の存在する領域がホトダイオード4の形成されている領域(以下、「形成領域」と称する)で、それ以外の領域がホトダイオードの形成されない領域となっている。
25 AR膜24上には、各ホトダイオード4の形成領域に対応する領域(以下、「対応領域」と称する)に、窪み部6がホトダイオード4毎に複数設けられている。各

窪み部 6 は、例えば、 $1\text{ mm} \times 1\text{ mm}$ の大きさの矩形状に、ホトダイオード 4 の形成領域に対応しない領域（以下「非対応領域」という）よりも窪んで形成されている。各窪み部 6 の深さ d は、例えば $3 \sim 150\text{ }\mu\text{ m}$ 、好ましくは $10\text{ }\mu\text{ m}$ 程度となっている。

5 【0065】 n 型シリコン基板 3 における隣接する p 型不純物拡散層 5 同士の間、すなわち隣接するホトダイオード 4 同士の間には、 n^+ 型不純物領域 7 が設けられている。 n^+ 型不純物領域 7 の厚みは、 $0.1 \sim$ 数 $10\text{ }\mu\text{ m}$ 程度である。 n^+ 型不純物領域 7 は、隣接するホトダイオード 4（ p 型不純物拡散層 5）同士を電氣的に分離する分離層として機能する。これにより、隣接するホトダイオード 4 同士が確実に電氣的に分離され、ホトダイオード 4 間のクロストークを低減することができる。なお、本実施形態におけるホトダイオードアレイ 1 は、 n^+ 型不純物領域 7 を設けなくても、実用上十分に許容し得る程度の光検出特性を有している。

15 【0066】 ホトダイオードアレイ 1 は、図 2 に示されるように、極めて薄い板状である。ホトダイオードアレイ 1 の幅 $W1$ は 22.4 mm 程度であり、ホトダイオードアレイ 1 の厚み D は約 0.3 mm である。ホトダイオードアレイ 1 は、上述したホトダイオード 4 を多数有し（例えば、 $256 (16 \times 16)$ 個の 2 次元配列）している。隣接するホトダイオード 4（画素）間のピッチ $W2$ は、 1.4 mm 程度である。ホトダイオードアレイ 1 は、大面積（例えば、 $22.4\text{ mm} \times 22.4\text{ mm}$ ）のチップである。なお、図 2 中の一番上の図はホトダイオードアレイ 1 の薄さを示すためのものであり、ホトダイオードアレイ 1 の細部は拡大図に描いている。

25 【0067】 ホトダイオードアレイ 1 では、裏面から光 L が入射すると、入射した光 L はアキュムレーション層 8 を通過して、 $p-n$ 接合に到達する。そして、各ホトダイオード 4 は、その入射光に応じたキャリアを生成する。このとき、アキュムレーション層 8 は、 n 型シリコン基板 3 の内部の光入射面（裏面）近傍に

て生成したキャリアが光入射面やAR膜24との界面でトラップされるのを抑制する。これにより、キャリアがpn接合へ効率的に移動して、ホットダイオードアレイ1の光検出感度が高まる。生成したキャリアによる光電流は、各p型不純物拡散層5に接続している電極配線9及びUBM11を通してバンプ電極12から取り出される。このバンプ電極12からの出力によって、入射光の検出が行われることとなる。

【0068】 以上のように、本実施形態においては、ホットダイオードアレイ1における光Lの入射面側（すなわち裏面側）において、各ホットダイオード4の対応領域に窪み部6が形成されているため、各ホットダイオード4の非対応領域が対応領域よりも深さdに対応する大きさ分だけ突出している。ホットダイオードアレイ1を平コレットに吸着してフリップチップボンディングを行う場合、各ホットダイオード4の非対応領域が平コレットに接触して、その平コレットと各ホットダイオード4の対応領域との間に隙間を確保するように機能する。これにより、各ホットダイオード4の対応領域は、非対応領域により保護され、平コレットに直接接触することはない。したがって、各ホットダイオード4の対応領域が加圧によるストレスや加熱によるストレスを直接受けないので、当該対応領域のアキュムレーション層8に物理的なダメージ（損傷）が及ぶことはない。ホットダイオード4には、そのようなダメージによる結晶欠陥等に起因する暗電流やノイズが発生することもない。この結果、ホットダイオードアレイ1は、高精度な（S/N比が高い）光検出を行うことができる。

【0069】 また、後述するように、フリップチップボンディング以外、例えばホットダイオードアレイ1をシンチレータに一体化してCT用センサとする場合にも、シンチレータが上記対応領域に直接接触することがないから、シンチレータの取り付け時におけるダメージを回避することができる。

【0070】 窪み部6は、ホットダイオード4に対応して当該ホットダイオード4毎に形成されている。このように窪み部6を形成するためには、図13Aに示さ

れるように、ホトダイオード4の非対応領域に格子状の壁部13aを形成すればよい。また、図13Bに示されるように、ホトダイオード4の非対応領域の辻部13b以外の部分に、複数の短い壁部13cを断続的に形成してもよい。また、図13Bに示されるように、辻部13bに十字状の壁部13dを形成してもよい。

5 さらに、図示はしないが、窪み部6は大きく左右2つに分ける等して、複数の領域に分けて形成してもよい。

【0071】 このようにして窪み部6を複数形成する場合、隣接する各窪み部6は互いにホトダイオード4の非対応領域により仕切られることなく連通していることが好ましい。そのためには、例えば上記非対応領域を、上述の壁部13c、

10 13dを断続的に配置して形成すればよい。

【0072】 また、図14Aに示されるように、ホトダイオードアレイ1の縁部に枠状の壁部13eを形成し、この壁部13eの内側全体が1つの窪み部6となるように構成してもよい。この壁部13eの代わりに、図14Bに示されるように、一部が欠落した枠状の壁部13fを形成してもよい。これらの場合、窪み部6が互いに非対応領域により仕切られることなく形成されることとなる。

15

【0073】 ホトダイオード4の非対応領域の全てが窪み部6よりも厚く形成されている必要はなく、図14A及び14Bに示されるように、非対応領域の一部（壁部13e、13fが形成される部分）が窪み部6よりも厚く形成されていればよい。一方、ホトダイオード4の対応領域は、そのすべてが窪み部6に設けられていなければならない。

20

【0074】 隣接する窪み部6が互いに仕切られることなく連通するようにすると、隣接する壁部同士の隙間が樹脂（例えば、後述のシンチレータパネル31を接着する際に用いる光学樹脂35）の逃げ道として機能する。したがって、ホトダイオードアレイ1の裏面に樹脂を塗布したときに、窪み部6内にボイド（気泡）が発生し難くなり（ボイドが少なくなる）、その塗布した樹脂を各窪み部6に偏りなく行き渡らせて均一に充填することができる。

25

【0075】 なお、図14Cに示されるように、壁部13aと壁部13eとを連続して設けることもできるが、この場合は、各窪み部6が壁部13aと壁部13eとにより仕切られることとなる。

【0076】 次に、本実施形態に係るホトダイオードアレイ1の製造方法について、図3～図12に基づいて説明する。

【0077】 まず、図3に示されるように、150～500 μ m（好ましくは350 μ m）程度の厚さを有するn型シリコン基板3を準備する。次に、n型シリコン基板3の表面および裏面に、シリコン酸化膜（SiO₂）20を形成する（図4参照）。

【0078】 次に、n型シリコン基板3の表面に形成されたシリコン酸化膜20に、所定のホトマスクを用いたパターニングを行い、n⁺型不純物領域7を形成する予定位置に開口を形成する。そして、シリコン酸化膜20に形成された開口からリンをドーピングしてn型シリコン基板3にn⁺型不純物領域7を設ける。本実施形態では、n型シリコン基板3の裏面側にもn⁺型不純物領域7を形成している。n⁺型不純物領域7を設けない場合はこの工程（不純物領域形成工程）を省略してもよい。続いて、n型シリコン基板3の表面および裏面にシリコン酸化膜21を再び形成する（図5参照）。このシリコン酸化膜21は後続の工程において、p型不純物拡散層5を形成する際のマスクとして利用される。

【0079】 次に、n型シリコン基板3の表面に形成されたシリコン酸化膜21に、所定のホトマスクを用いたパターニングを行い、各p型不純物拡散層5を形成する予定位置に開口を形成する。シリコン酸化膜21に形成された開口からボロンをドーピングし、p型不純物拡散層5を縦横のアレイ状に2次元配列で形成する。これにより、各p型不純物拡散層5とn型シリコン基板3のpn接合によるホトダイオード4が縦横のアレイ状に2次元配列で形成されることとなる。このホトダイオード4は、画素に対応する部分となる。続いて、基板の表面側にシリコン酸化膜22を再び形成する（図6参照）。

【0080】 次に、n型シリコン基板3の裏面を、その厚さが所定の厚さ（30～300 μ m程度）になるまで研磨して、n型シリコン基板3の薄型（薄板）化する。続いて、n型シリコン基板3の表面および裏面に、LP-CVD（またはプラズマCVD）によりシリコン窒化膜（SiN）23を形成する（図7参照）。

5 そして、所定のホトマスクを用いてパターニングを行い、各窪み部6を形成する予定領域、すなわちホトダイオード4の対応領域からシリコン窒化膜23を除去して、各窪み部6を形成しない部分、すなわちホトダイオード4の非対応領域にシリコン窒化膜23を残す（図8参照）。この工程で、シリコン窒化膜23が残る領域を適宜変更することにより、非対応領域（壁部13a, 13c, 13d, 13e, 13f）を上述した種々のパターンで形成することができる。

10 【0081】 次に、水酸化カリウム溶液（KOH）やTMAH等を用い、残されたシリコン窒化膜23をマスクに用いて、n型シリコン基板3を異方性アルカリエッチングにより除去し、シリコン窒化膜23に被覆されていなかった部分に窪み部6を形成する。その後、残されたシリコン窒化膜23を除去する。そして、15 n型イオン種（例えば、リンや砒素）をn型シリコン基板3の裏面から0.05～数10 μ m程度の深さまで拡散させて、n型シリコン基板3よりも不純物濃度が高い上述のアキュムレーション層8を形成する。さらに、熱酸化を行い、アキュムレーション層8の上にAR膜24を形成する（図9参照）。

20 【0082】 次に、各ホトダイオード4の形成領域に、ホトエッチング技術により、各p型不純物拡散層5まで伸びるコンタクトホールをシリコン酸化膜22に形成する。続いて、アルミニウム金属膜をシリコン酸化膜22の上に蒸着により形成した後に所定のホトマスクを用いてパターニングを行うことで、電極配線9を形成する（図10参照）。そして、電極配線9を覆うように、シリコン酸化膜22の上にパッシベーション膜2となるSiN膜25を形成する。SiN膜25は、25 スパッタリングやプラズマCVDなどにより形成することができる。パッシベーション膜2は、SiO₂やPSG, BPSGなどの絶縁膜、ポリイミド樹脂、

アクリレート樹脂、エポキシ樹脂、フッ素樹脂やそれらの複合膜や積層膜などであってもよい。

【0083】 次に、SiN膜25の所定の位置にコンタクトホールを形成し、電極取り出し部とする（図11参照）。さらに、バンプ電極12を設けるが、そのバンプ電極12として半田を用いる場合、半田はアルミニウムに対する濡れ性が悪いので各電極取り出し部とバンプ電極12を仲介するためのUBM11を各電極取り出し部に形成する。そして、UBM11に重ねてバンプ電極12を形成する（図12参照）。

【0084】 以上の工程を経ることにより、実装時におけるダメージに起因するノイズが発生せず、高精度な光検出を行えるホトダイオードアレイ1を製造することができる。

【0085】 バンプ電極12は、半田ボール搭載法や印刷法で所定のUBM11に半田を形成し、リフロすることによって形成することができる。なお、バンプ電極12は、半田に限られるものではなく、金バンプ、ニッケルバンプ、銅バンプでもよく、導電性フィラー等の金属を含む導電性樹脂バンプでもよい。なお、図にはアノード電極の取り出しのみを示しているが、カソード（基板）電極もアノード電極同様に、 n^+ 型不純物領域7から取り出すことができる（図示せず）。また、図ではアノード電極のバンプ電極12が n^+ 型不純物領域7のエリアに形成された場合を示しているが、アノード電極のバンプ電極12は、 p 型不純物拡散層5のエリアに形成してもよい。

【0086】 （第2実施形態）

次に、ホトダイオードアレイとその製造方法の第2実施形態について説明する。

【0087】 本実施形態では、図15に示すように、光Lの入射面の反対面側（表面側）に窪み部45（第1窪み部）が形成された n 型シリコン基板43を有するホトダイオードアレイ41を対象としている。なお、このホトダイオードアレイ41は、ホトダイオードアレイ1と共通部分を有するので、以下の説明は双

方の相違点を中心に行い、共通部分については、その説明を省略ないし簡略化する。

【0088】 ホトダイオードアレイ41では、n型シリコン基板43の表面側に、窪み部45が、縦横の規則正しいアレイ状に2次元配列で複数形成されている。各窪み部45は、n型シリコン基板43の所定の領域をその周囲の領域よりも薄くなるように窪ませて形成したもので、1.4～1.5mm程度の配置間隔で形成されている。窪み部45の底部45aに上述のホトダイオード4が一つづつ形成されることによって、ホトダイオード4がアレイ状に2次元配列されたホトダイオードアレイ41を構成している。

【0089】 各窪み部45は、n型シリコン基板43の表面に、例えば1mm×1mm程度の大きさの矩形状開口を有し、その開口からその底部45aに向かい（表面側から裏面側に向かって）開口寸法が漸次縮小するように形成されている。これにより、窪み部45は、斜面の側面45bを有することとなる。n型シリコン基板43の表面から底部45aまでの深さは、例えば50μm程度である。

【0090】 電極配線9は、側面45bに沿って、シリコン酸化膜22の上に形成されている。各電極配線9の一端は、シリコン酸化膜22に形成されたコンタクトホールを通して、対応するp型不純物拡散層5に電氣的に接続されている。各電極配線9の他端は、パッシベーション膜2に形成されたコンタクトホールを通して、対応するUBM11に電氣的に接続されている。隣接ホトダイオード4の間に、n⁺型不純物領域7が設けられている。

【0091】 n型シリコン基板3の裏面側全体には、アキュムレーション層8が形成されている。アキュムレーション層8の上には、AR膜24が形成されている。このアキュムレーション層8、AR膜24ともに、上述したホトダイオードアレイ1と同様である。そして、ホトダイオード4の対応領域に、各窪み部45と対応するようにして窪み部6（第2の窪み部）がホトダイオード4毎に複数設けられている。この窪み部6も上述したホトダイオードアレイ1と同様である。

【0092】 ホトダイオードアレイ41は、図16に示されるように、極めて薄い板状である。ホトダイオードアレイ41の幅W1は22.4mm程度であり、ホトダイオードアレイ41の厚みDは150～300 μ mである。ホトダイオードアレイ41は、上述のホトダイオード4を多数有する（例えば、256（16×16）個の2次元配列）。隣接するホトダイオード4間のピッチW2は、1.4mm程度である。ホトダイオードアレイ41は、大面積（例えば、22.4mm×22.4mm）のチップである。なお、図16中の一番上の図はホトダイオードアレイ41の薄さを示すためのものであり、ホトダイオードアレイ41の細部は拡大図に描いている。

【0093】 以上のように構成されたホトダイオードアレイ41は、裏面から光Lが入射すると、ホトダイオードアレイ1と同様に、入射した光Lはアキュムレーション層8を通過して、pn接合に到達する。そして、各ホトダイオード4は、その入射光に応じたキャリアを生成する。このとき、pn接合が窪み部45の底部45aに設けられているのでn型シリコン基板43の裏面からpn接合までの距離が短縮されている（例えば、10～100 μ m程度）。したがって、ホトダイオードアレイ41では、光Lの入射により発生するキャリアが移動する過程で、再結合により消滅してしまう事態が抑制される。この結果、ホトダイオードアレイ41は、検出感度を高く維持できる。

【0094】 また、アキュムレーション層8により、n型シリコン基板3の内部の光入射面（裏面）近傍にて生成したキャリアが再結合することなくpn接合へ効率的に移動することとなる。これにより、ホトダイオードアレイ41は、光検出感度が一層高くなっている（ただし、本実施形態のホトダイオードアレイ41は、アキュムレーション層8を設けていなくても、実用上十分に許容しえる程度の検出感度を有している）。

【0095】 生成したキャリアによる光電流は、各p型不純物拡散層5に接続している電極配線9及びUBM11を通してバンプ電極12から取り出される。

このバンプ電極 1 2 からの出力によって、入射光の検出が行われることとなる。
この点については、ホットダイオードアレイ 1 と同様である。

【0096】 以上のように、本実施形態のホットダイオードアレイ 4 1 も、ホット
ダイオードアレイ 1 と同様に、各ホットダイオード 4 の対応領域に窪み部 6 が形成
5 されている。ホットダイオードアレイ 4 1 を平コレットに吸着してフリップチップ
ボンディングを行う場合、各ホットダイオード 4 の非対応領域が平コレットに接触
して、その平コレットと各ホットダイオード 4 の対応領域との間に隙間を確保する
ように機能する。これにより、各ホットダイオード 4 の対応領域は、非対応領域に
10 より保護され、平コレットに直接接触することはない。したがって、各ホットダイ
オード 4 の対応領域が加圧によるストレスや加熱によるストレスを直接受けないので、
当該対応領域におけるアキュムレーション層 8 に物理的なダメージ（損傷）
が及ぶことはない。ホットダイオード 4 には、そのようなダメージによる結晶欠陥
等に起因する暗電流やノイズが発生することもない。この結果、ホットダイオード
アレイ 1 は、高精度な（S/N比が高い）光検出を行うことができる。

【0097】 また、後述するように、フリップチップボンディング以外、例え
15 ばホットダイオードアレイ 4 1 をシンチレータに一体化してCT用センサとする場
合にも、シンチレータが上記対応領域に直接接触することがないから、シンチレ
ータの取り付け時におけるダメージを回避することができる。

【0098】 次に、本実施形態に係るホットダイオードアレイ 4 1 の製造方法に
20 ついて、図 3～図 6、図 17～図 22 に基づいて説明する。

【0099】 まず、ホットダイオードアレイ 1 と同様に、図 3～図 6 を用いて説
明した各工程を実行する。次に、n型シリコン基板 3 の裏面を当該n型シリコン
基板 3 の厚さが所定の厚さになるまで研磨して、n型シリコン基板 3 の薄型（薄
板）化を行う。続いて、n型シリコン基板 3 の表面および裏面に、LP-CVD
25 （またはプラズマCVD）によりシリコン窒化膜（SiN）23を形成し、さら
に続いて表面側のシリコン酸化膜 22 とシリコン窒化膜 23 に、所定のホトマス

クを用いてパターニングを行い、各窪み部 4 5 を形成する予定位置に開口を形成する（図 1 7 参照）。

【0 1 0 0】 次に、n 型シリコン基板 3 の表面に、その各 p 型不純物拡散層 5 が形成されている領域を対象として、p 型不純物拡散層 5 の枠状周辺部 5 a が残るように、p 型不純物拡散層 5 及び n 型シリコン基板 3 をアルカリエッチングにより除去して窪み部 4 5 を形成する。これにより、n 型シリコン基板 4 3 が得られることとなる。このとき、窪み部 4 5 の開口縁部に、p 型不純物の拡散した領域として枠状周辺部 5 a が形成される。窪み部 4 5 は、側面 4 5 b と底部 4 5 a とを有することとなる。枠状周辺部 5 a は必ずしも必要ではない。枠状周辺部 5 a を形成した場合、窪み部 4 5 を形成するためのエッチングにより形成されたエッジ部分でのダメージによる雑音や暗電流を防止する効果が得られる。図 1 5、1 6、2 4 では、枠状周辺部 5 a を形成しない例が示されている。

【0 1 0 1】 次いで、形成された各窪み部 4 5 の底部 4 5 a にボロン等をドーピングする。これにより、各窪み部 4 5 の底部 4 5 a に p 型不純物拡散層 5 b が形成されることとなり、その p 型不純物拡散層 5 b と n 型シリコン基板 4 3 の p n 接合によるホトダイオード 4 が縦横のアレイ状に 2 次元配列で形成される。続いて、表面に形成されたシリコン窒化膜 2 3 にて被覆されていない領域の上に、シリコン酸化膜 2 2 を形成する。なお、このとき、図示はしないが裏面に形成されたシリコン窒化膜 2 3 の上にもシリコン酸化膜が形成される。

【0 1 0 2】 次に、n 型シリコン基板 4 3 の裏面側に形成されたシリコン窒化膜 2 3 に、所定のホトマスクを用いてパターニングを行い、各窪み部 6 を形成する予定領域、すなわちホトダイオード 4 の対応領域からシリコン窒化膜 2 3 を除去して、各窪み部 6 を形成しない部分、すなわちホトダイオード 4 の非対応領域にシリコン窒化膜 2 3 を残す（図 1 8 参照）。この工程で、シリコン窒化膜 2 3 が残る領域を適宜変更することにより、非対応領域（壁部 1 3 a, 1 3 c, 1 3 d, 1 3 e, 1 3 f）を上述した種々のパターンで形成することができる。

【0103】 次に、水酸化カリウム溶液 (KOH) やTMAH等を用い、残されたシリコン窒化膜23をマスクに用いて、n型シリコン基板3を異方性アルカリエッチングにより除去し、シリコン窒化膜23に被覆されていなかった部分に窪み部6を形成する。その後、残されたシリコン窒化膜23を除去する。そして、
5 第1実施形態と同じ要領でn型イオン種のイオン注入等を行い、n型シリコン基板3よりも不純物濃度が高い上述のアキュムレーション層8を形成する。さらに、熱酸化を行い、アキュムレーション層8の上にAR膜24を形成する (図19参照)。

【0104】 そして、各ホットダイオード4の形成領域において、ホットエッチング技術により、各p型不純物拡散層5bまで伸びるコンタクトホールを表面側のシリコン酸化膜22に形成する。続いて、アルミニウム金属膜をシリコン酸化膜22の上に蒸着により形成した後に所定のホットマスクを用いてパターニングを行うことで、電極配線9を形成する (図20参照)。

【0105】 次に、電極配線9を覆うように、シリコン酸化膜22の上にパッシベーション膜2となるSiN膜25を形成する。SiN膜25は、スパッタリングやプラズマCVDなどにより形成することができる。続いて、SiN膜25の各電極配線9に対応する位置にコンタクトホールを形成する (図21参照)。続いて、第1の実施形態と同様の要領で、コンタクトホールを通して電極配線9と電氣的に接続するUBM11を無電解メッキ等により形成する。そして、UBM
20 11に重ねてバンプ電極12を形成する (図22参照)。

【0106】 以上の工程を経ることにより、実装時におけるダメージに起因するノイズや暗電流が発生せず、高精度な光検出を行えるホットダイオードアレイ41を製造することができる。なお、図にはアノード電極の取り出しのみを示しているが、カソード (基板) 電極もアノード電極と同様に、n⁺型不純物領域7から取り出すことができる (図示せず)。

【0107】 (第3実施形態)

次に、第3実施形態に係る放射線検出器について説明する。

【0108】 図23は、本実施形態に係る放射線検出器50の断面構成を示す図である。この放射線検出器50は、放射線の入射により発光するシンチレータパネル31と、上述のホトダイオードアレイ1とを備えている。シンチレータパネル31は、入射した放射線によって生じた光を光出射面31aから出射する。シンチレータパネル31は、ホトダイオードアレイ1の光入射面、すなわちホトダイオードアレイ1における窪み部6が形成された面に対向して配置されている。ホトダイオードアレイ1は、シンチレータパネル31の光出射面31aから出射した光が光入射面から入射すると、入射した光を電気信号に変換する。

【0109】 シンチレータパネル31は、ホトダイオードアレイ1の裏面側（入射面側）に取り付けられる。ホトダイオードアレイ1には、上述した窪み部6が形成されているので、シンチレータパネル31の裏面、すなわち、光出射面31aはホトダイオード4の非対応領域に当接しても、ホトダイオード4の対応領域に直接接触することはない。シンチレータパネル31の光出射面31aと窪み部6との間の空間には、光が十分透過するように設定された屈折率を有する光学樹脂35が充填されている。この光学樹脂35により、シンチレータパネル31から出射した光が効率よくホトダイオードアレイ1に入射する。この光学樹脂35は、シンチレータパネル31から出射した光を透過する性質を有するエポキシ樹脂や、アクリル樹脂、ウレタン樹脂、シリコーン樹脂、フッ素樹脂等を用いることができるが、これらの複合材料を用いてもよい。

【0110】 そして、ホトダイオードアレイ1を図示しない実装配線基板上にボンディングする際には、平コレットでホトダイオードアレイ1を吸着する。しかし、ホトダイオードアレイ1には、上述した窪み部6が形成されているため、平コレットの吸着面が各ホトダイオード4の対応領域に直接接触することはない。また、シンチレータパネル31を取り付けたときに、その光出射面31aがホトダイオード4の対応領域に直接接触することもない。したがって、このようなホ

トダイオードアレイ 1 とシンチレータパネル 3 1 とを有する放射線検出器 5 0 は、実装時における対応領域のダメージによるノイズや暗電流等の発生を防止することができる。この結果、放射線検出器 5 0 によれば、光検出が精度よく行われ、放射線の検出も精度よく行うことができる。

5 【0 1 1 1】 (第 4 実施形態)

次に、第 4 実施形態に係る放射線検出器について説明する。

10 【0 1 1 2】 図 2 4 は、本実施形態に係る放射線検出器 5 5 の断面構成を示す図である。この放射線検出器 5 5 は、シンチレータパネル 3 1 と、上述のホトダイオードアレイ 4 1 とを備えている。シンチレータパネル 3 1 は、ホトダイオードアレイ 4 1 の光入射面、すなわちホトダイオードアレイ 4 1 における窪み部 6 が形成された面に対向して配置されている。

15 【0 1 1 3】 シンチレータパネル 3 1 はホトダイオードアレイ 4 1 の裏面側(入射面側)に取り付けられる。ホトダイオードアレイ 4 1 には、上述した窪み部 6 が形成されているので、シンチレータパネル 3 1 の裏面、すなわち、光出射面 3 1 a は、ホトダイオード 4 の対応領域に直接接触することはない。また、シンチレータパネル 3 1 の光出射面 3 1 a と窪み部 6 との間の空間には、光学樹脂 3 5 が充填されている。この光学樹脂 3 5 により、シンチレータパネル 3 1 から出射した光が効率よくホトダイオードアレイ 4 1 に入射する。

20 【0 1 1 4】 そして、ホトダイオードアレイ 4 1 を図示しない実装配線基板上にボンディングする際には、平コレットでホトダイオードアレイ 4 1 を吸着する。しかし、ホトダイオードアレイ 4 1 には、上述した窪み部 6 が形成されているため、平コレットの吸着面が各ホトダイオード 4 の対応領域に直接接触することはない。また、シンチレータパネル 3 1 を取り付けたときに、その光出射面 3 1 a がホトダイオード 4 の対応領域に直接接触することもない。したがって、このよ
25 うなホトダイオードアレイ 4 1 とシンチレータパネル 3 1 とを有する放射線検出器 5 5 は、実装時における対応領域のダメージによるノイズや暗電流等の発生を

防止することができる。この結果、放射線検出器 55 によれば、光検出が精度よく行われ、放射線の検出も精度よく行うことができる。

産業上の利用可能性

【0115】 本発明は、X線断層像撮像装置、放射線像撮像装置に利用できる。

請求の範囲

1. 半導体基板を備え、

前記半導体基板における被検出光の入射面の反対面側に、複数のホトダイオードがアレイ状に形成されており、

5 前記半導体基板の被検出光の前記入射面側における前記ホトダイオードが形成された領域に対応する領域に、前記ホトダイオードが形成された領域に対応しない領域よりも窪んだ所定の深さを有する窪み部が形成されていることを特徴とするホトダイオードアレイ。

2. 前記窪み部は、複数形成されており、

10 隣接する窪み部が互いに連通していることを特徴とする請求の範囲第1項に記載のホトダイオードアレイ。

3. 前記窪み部は、前記各ホトダイオードに対応して複数形成されており、

隣接する窪み部が互いに連通していることを特徴とする請求の範囲第1項に記載のホトダイオードアレイ。

15 4. 前記半導体基板には、隣接する前記各ホトダイオードの間にその各ホトダイオードを分離する不純物領域が設けられていることを特徴とする請求の範囲第1項～第3項のいずれか一項に記載のホトダイオードアレイ。

20 5. 前記半導体基板の被検出光の前記入射面側には、当該半導体基板と同じ導電型の高不純物濃度層が形成されていることを特徴とする請求の範囲第1項～第4項のいずれか一項に記載のホトダイオードアレイ。

6. 前記半導体基板における被検出光の前記入射面の前記反対面側には、所定の深さを有する窪み部がアレイ状に複数形成されており、当該窪み部の底部に前記各ホトダイオードがそれぞれ形成されていることを特徴とする請求の範囲第1項～第5項のいずれか一項に記載のホトダイオードアレイ。

25 7. 第1導電型の半導体からなる半導体基板を用意し、

前記半導体基板の一方の面側に複数の第2導電型の不純物拡散層を形成し、当

該各不純物拡散層と前記半導体基板とにより構成される複数のホトダイオードをアレイ状に配列して形成する工程と、

前記半導体基板の他方の面において、前記ホトダイオードが形成された領域に対応する領域に、前記ホトダイオードが形成された領域に対応しない領域よりも窪んだ所定の深さを有する窪み部を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

8. 前記窪み部を形成する前記工程の後に、前記半導体基板の前記他方の面に、第1導電型の高不純物濃度層を形成する工程を更に備えることを特徴とする請求の範囲第7項に記載のホトダイオードアレイの製造方法。

9. 第1導電型の半導体からなる半導体基板を用意し、
前記半導体基板の一方の面側に、第1の窪み部をアレイ状に配列して複数形成する工程と、

前記第1の窪み部の底部に複数の第2導電型の不純物拡散層を形成し、当該各不純物拡散層と前記半導体基板とにより構成される複数のホトダイオードをアレイ状に配列して形成する工程と、

前記半導体基板の他方の面において、前記ホトダイオードが形成された領域に対応する領域に、前記ホトダイオードが形成された領域に対応しない領域よりも窪んだ所定の深さを有する第2の窪み部を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

10. 前記第2の窪み部を形成する前記工程の後に、前記半導体基板の前記他方の面に、第1導電型の高不純物濃度層を形成する工程を更に備えることを特徴とする請求の範囲第9項に記載のホトダイオードアレイの製造方法。

11. 隣接する前記不純物拡散層の間に第1導電型の不純物領域を設ける工程を更に備えることを特徴とする請求の範囲第7項～第10項のいずれか一項に記載のホトダイオードアレイの製造方法。

12. 請求の範囲第1項～第6項のいずれか一項に記載のホトダイオード

アレイと、

前記ホトダイオードアレイにおける前記被検出光の前記入射面に対向して配置され、放射線の入射により発光するシンチレータパネルと、を備えることを特徴とする放射線検出器。

- 5 1 3. 請求の範囲第 7 項又は第 8 項に記載の製造方法により製造されたホトダイオードアレイと、

前記ホトダイオードアレイにおける前記窪み部が形成された面に対向して配置され、放射線の入射により発光するシンチレータパネルと、を備えることを特徴とする放射線検出器。

- 10 1 4. 請求の範囲第 9 項又は第 1 0 項に記載の製造方法により製造されたホトダイオードアレイと、

前記ホトダイオードアレイにおける前記第 2 の窪み部が形成された面に対向して配置され、放射線の入射により発光するシンチレータパネルと、を備えることを特徴とする放射線検出器。

15

図1

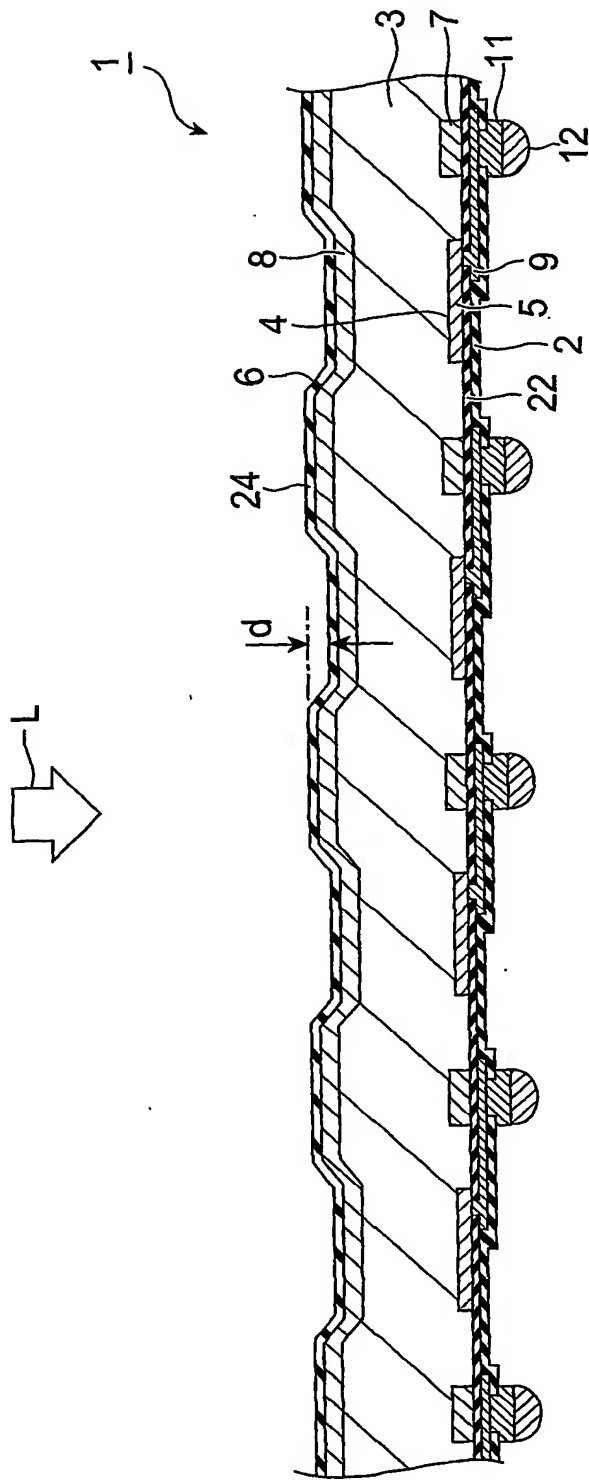


図3

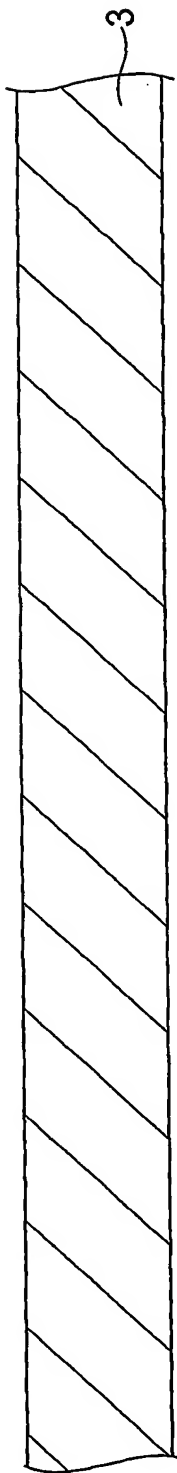


図4

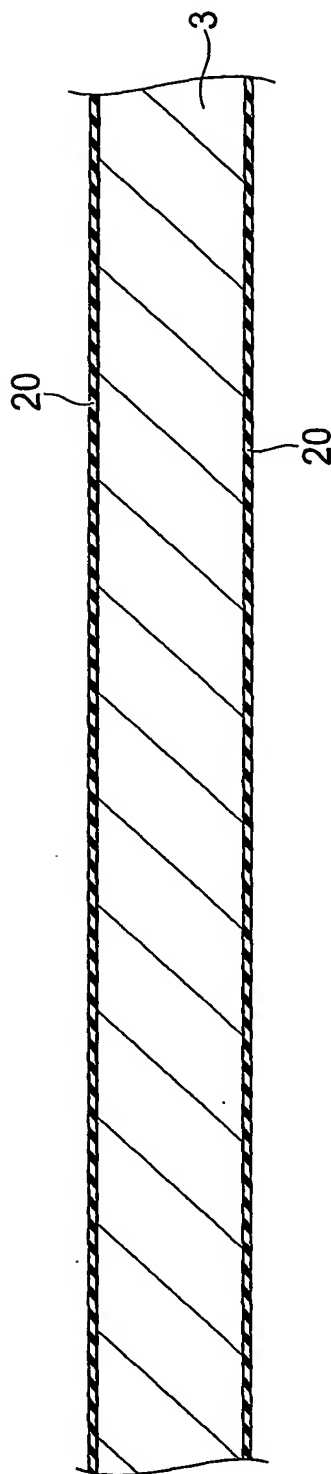


図5

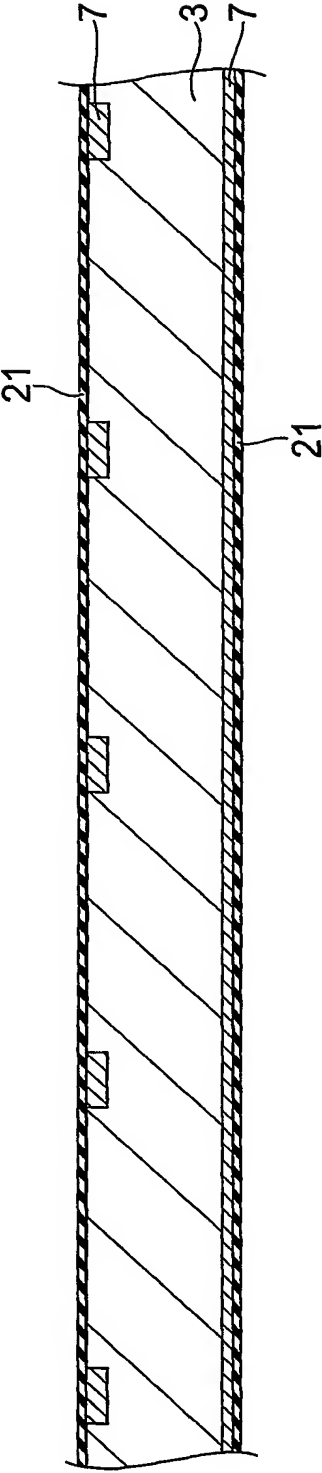


图6

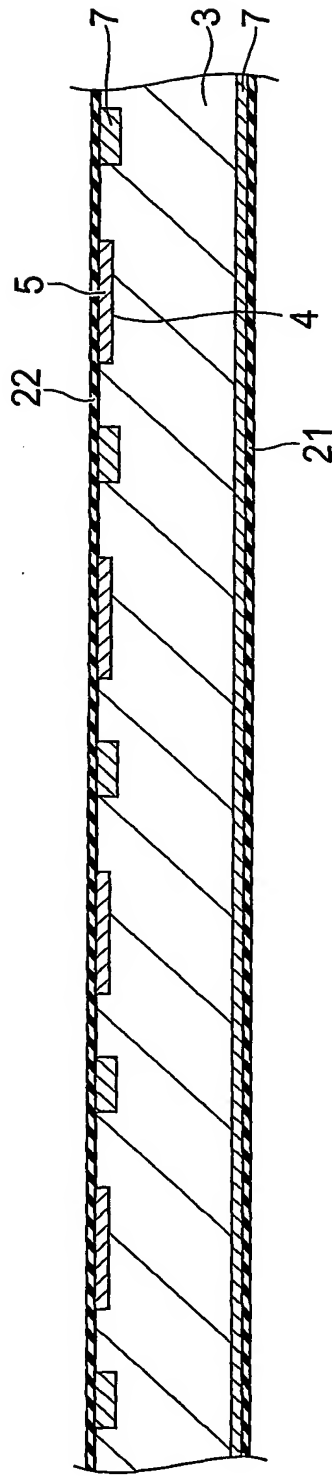


図7

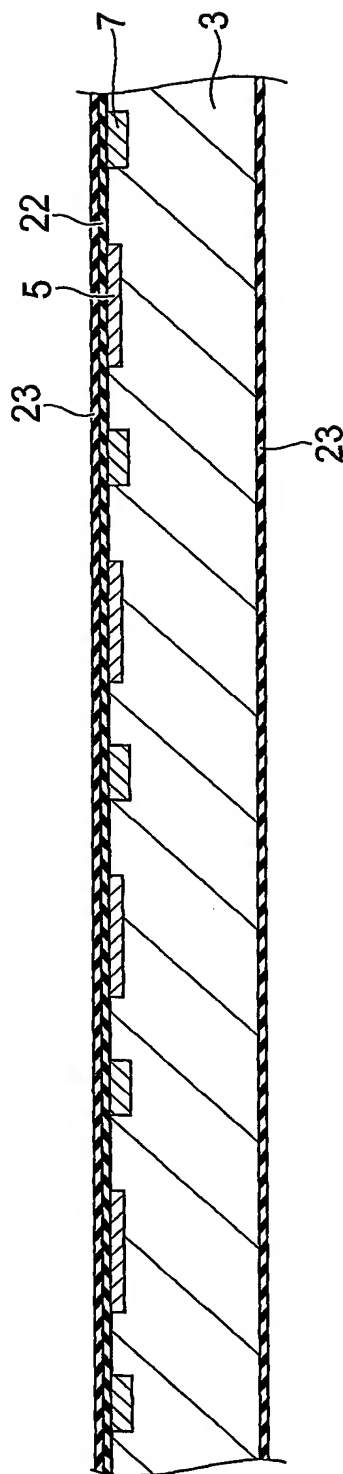


図8

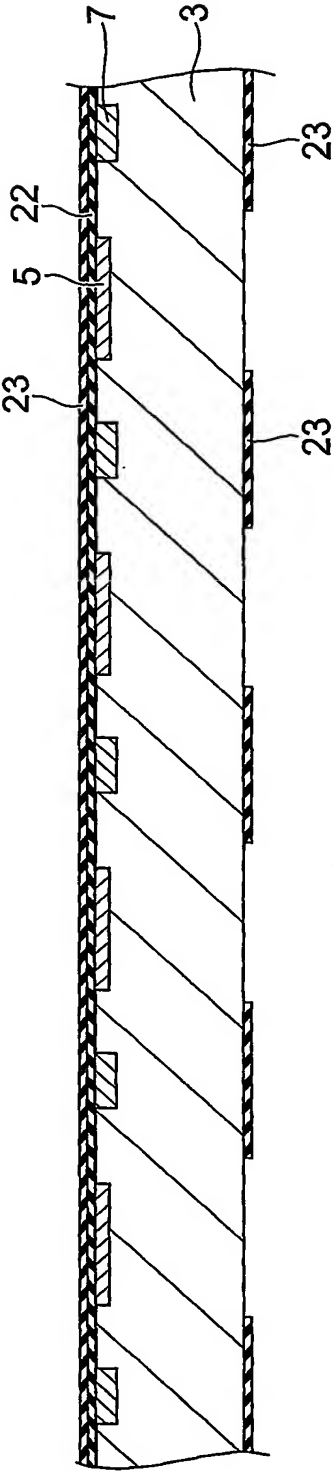


図9

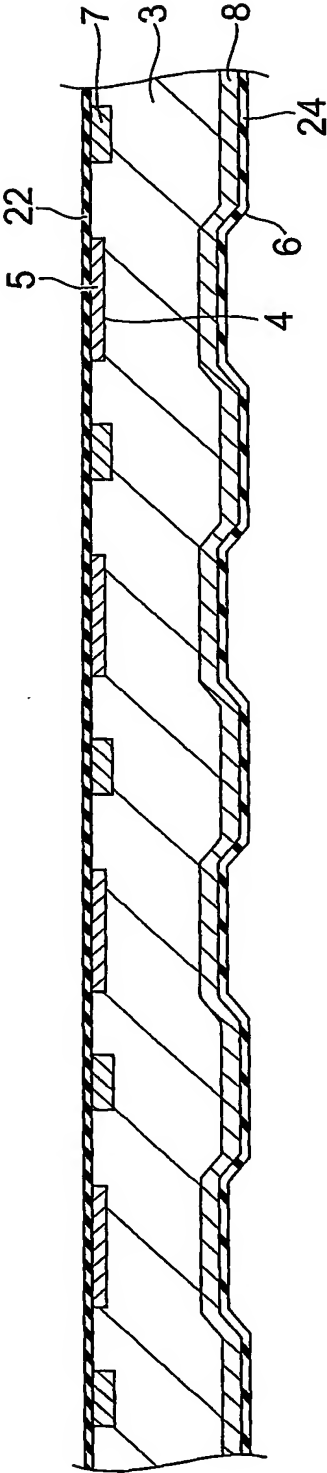


图10

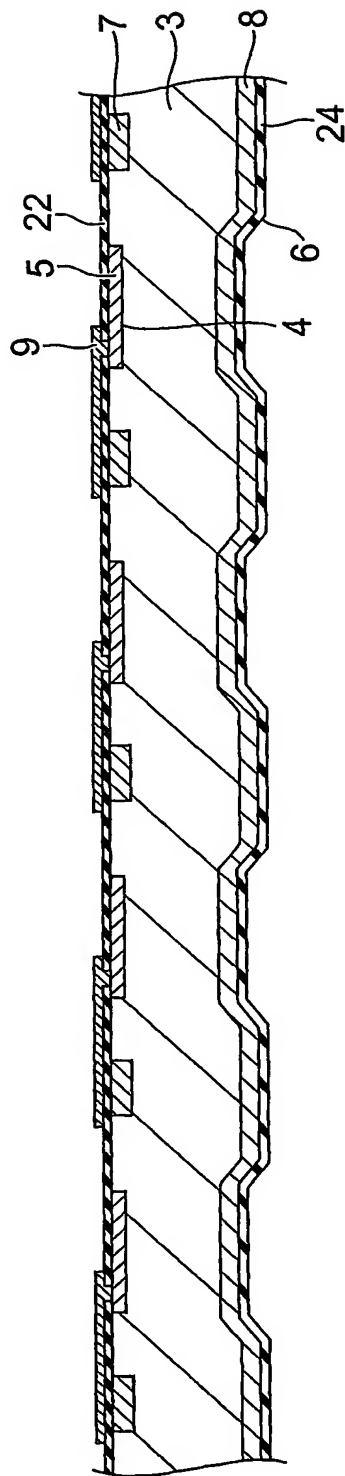


图11

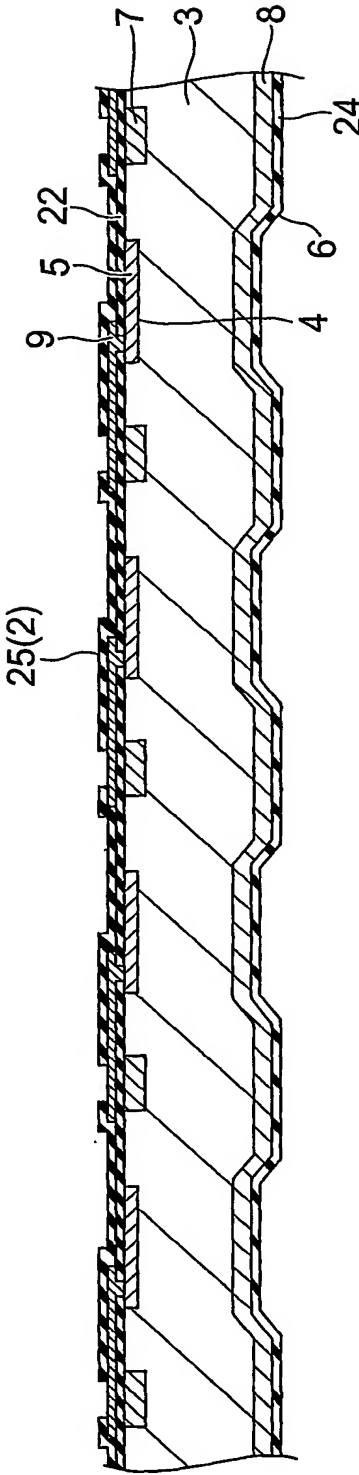


図12

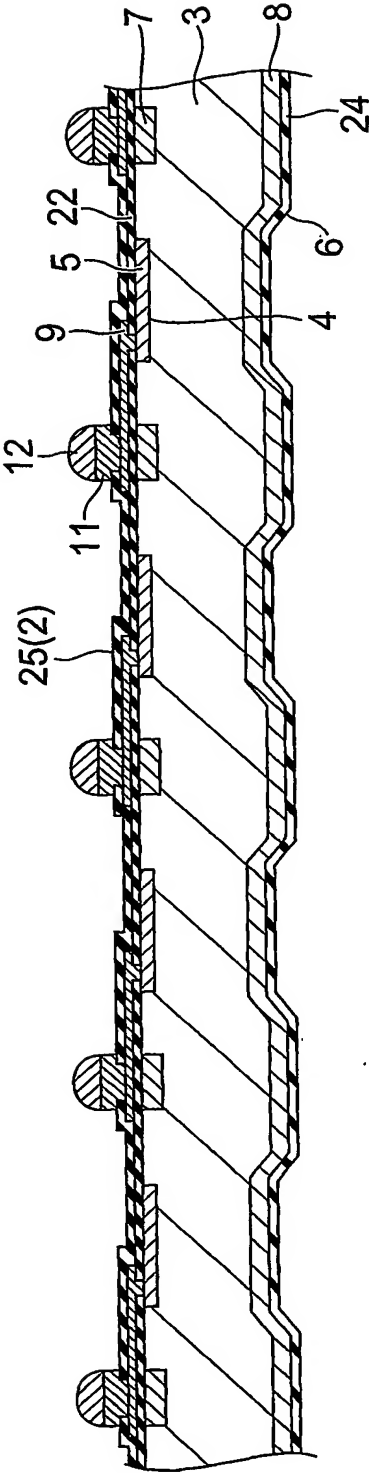


図13A

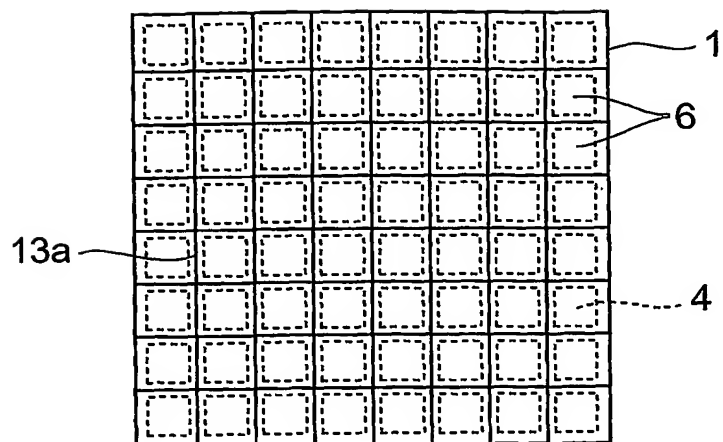


図13B

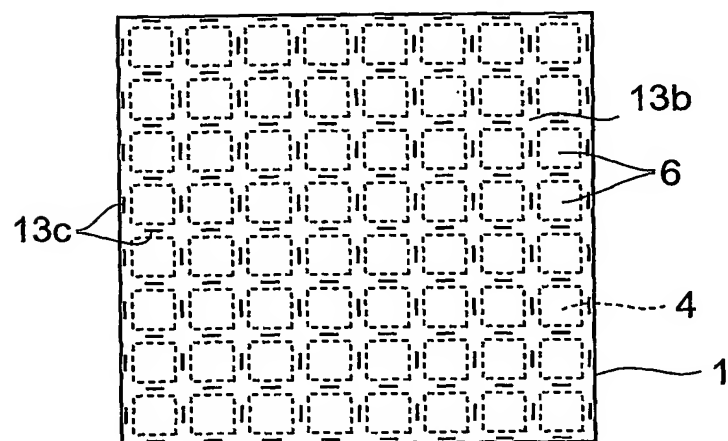


図13C

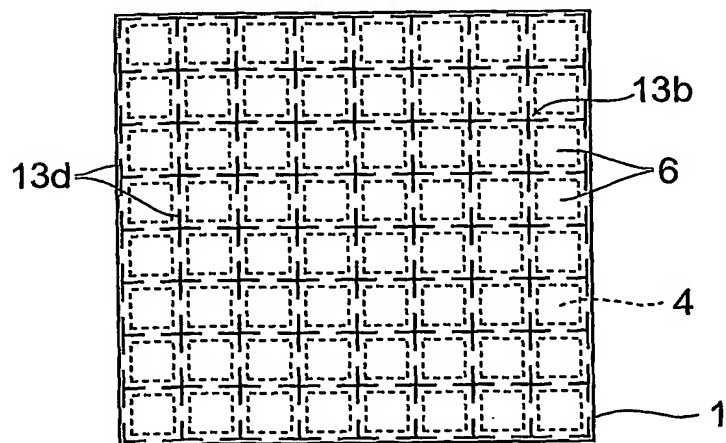


図14A

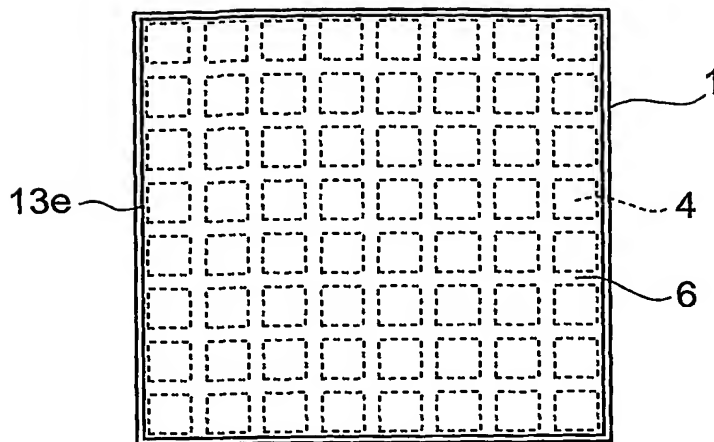


図14B

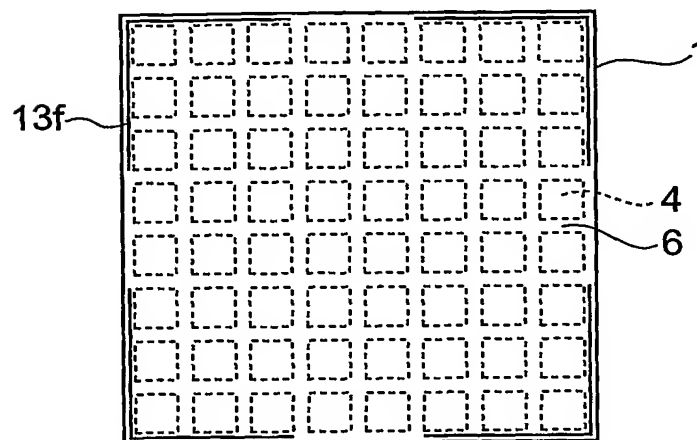


図14C

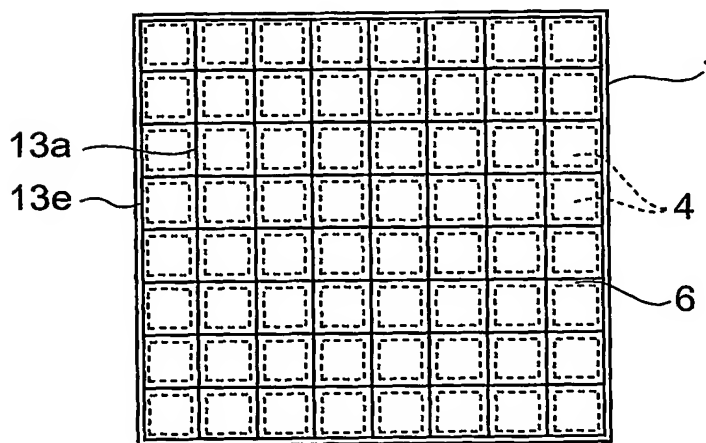
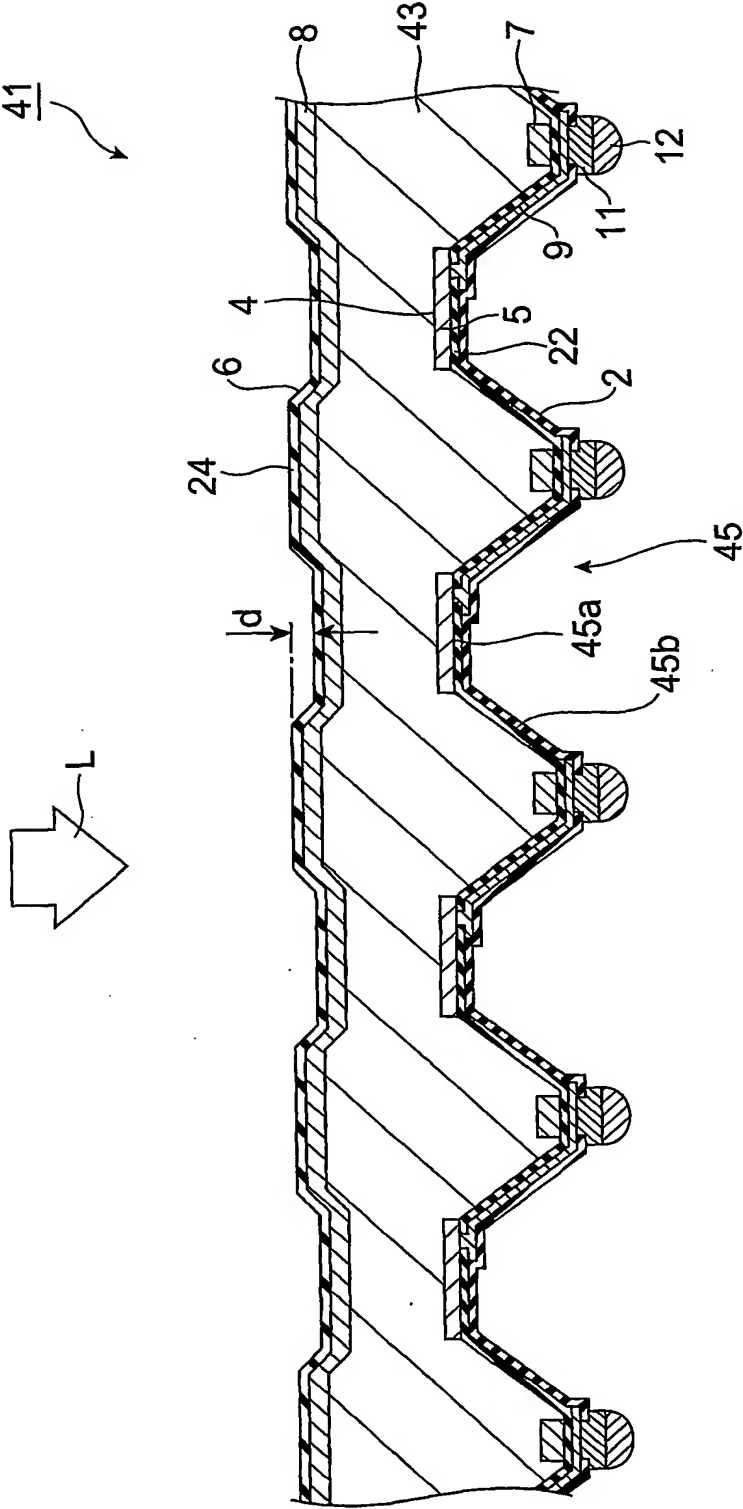


図15



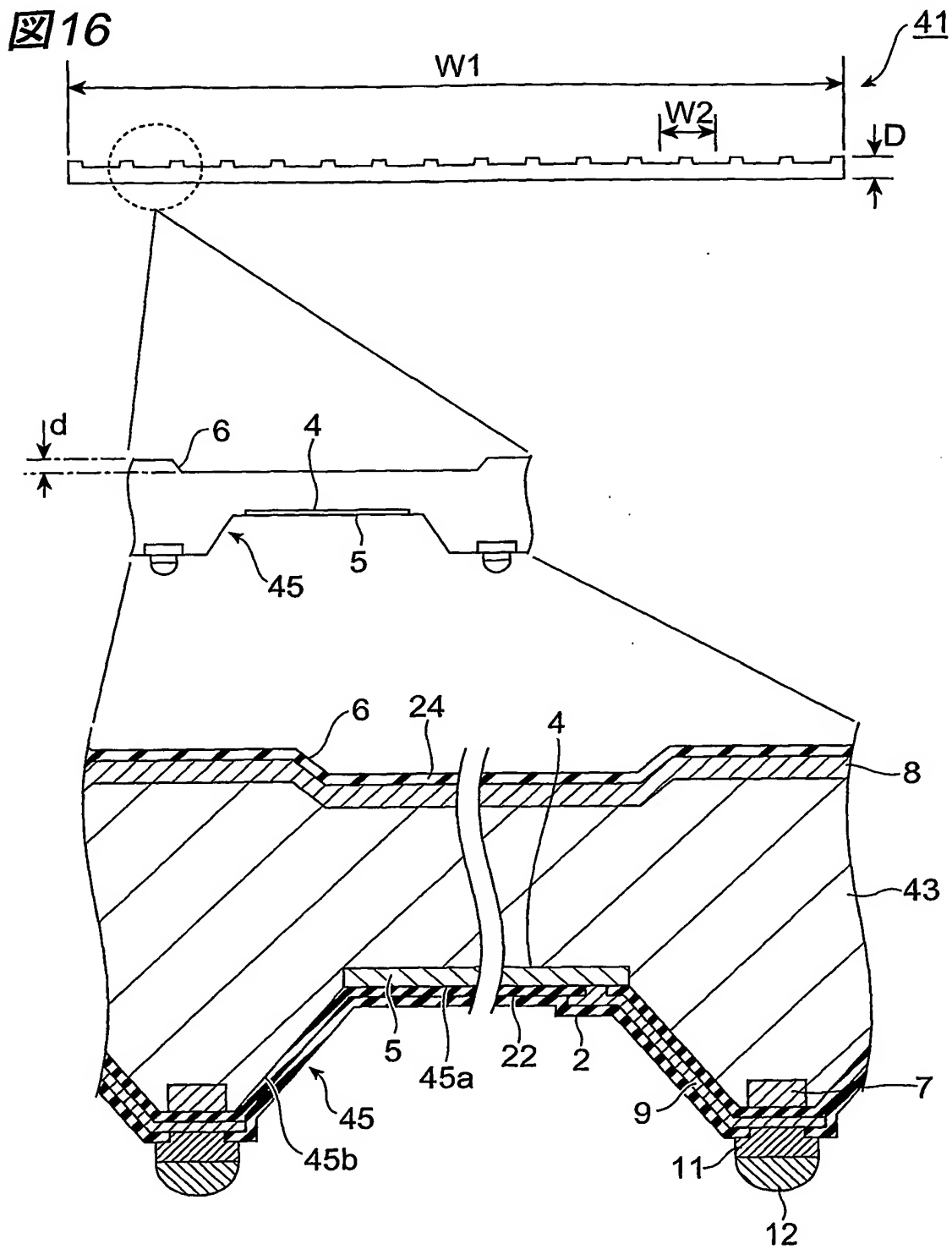


図17

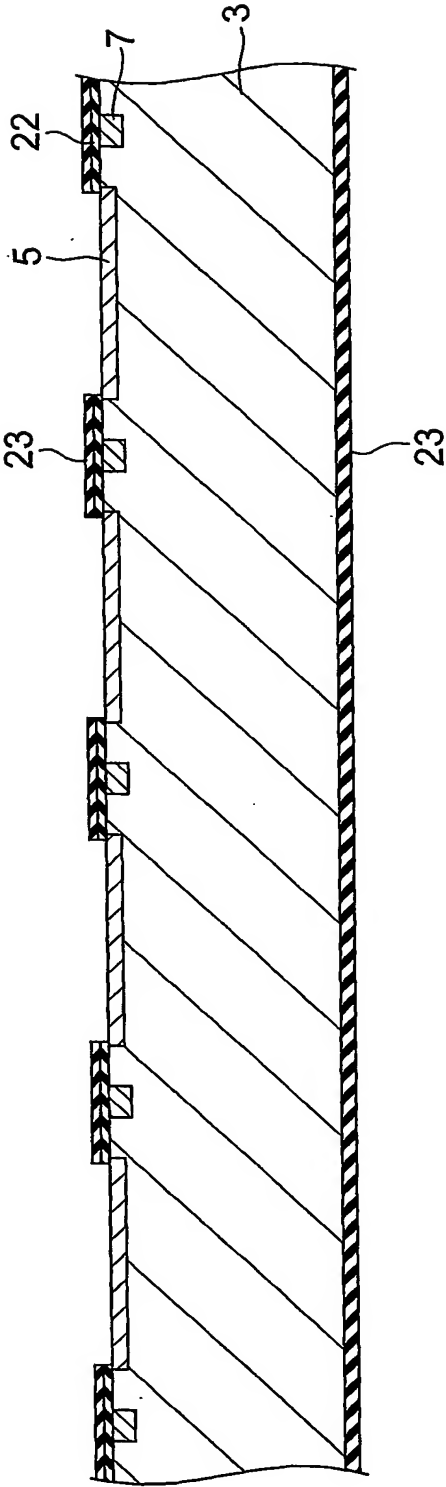


図19

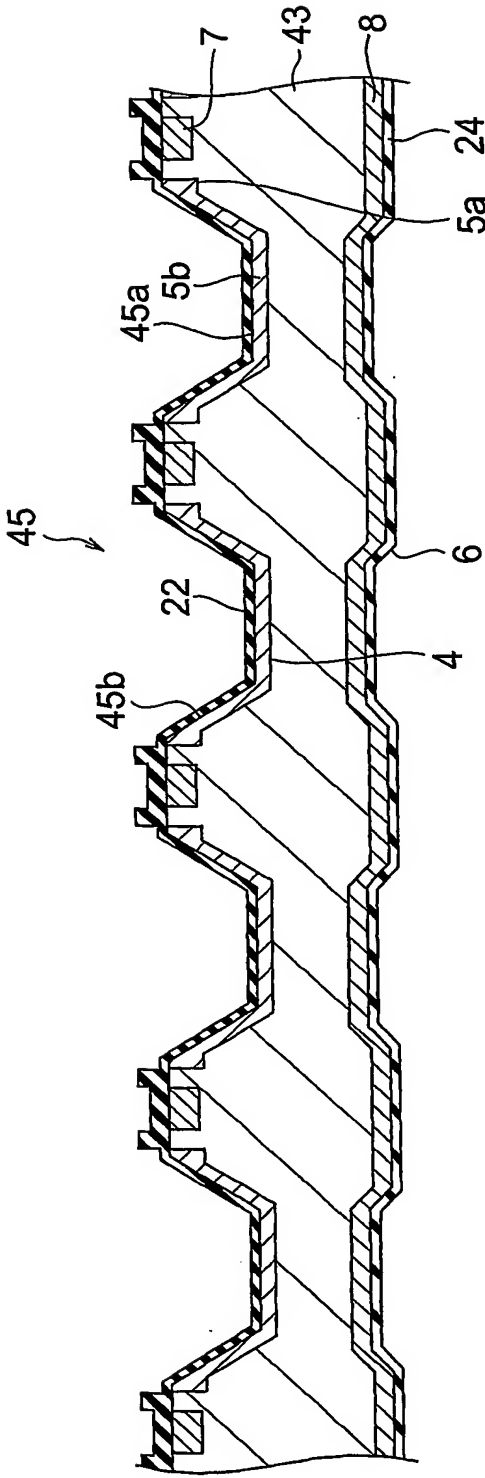


図20

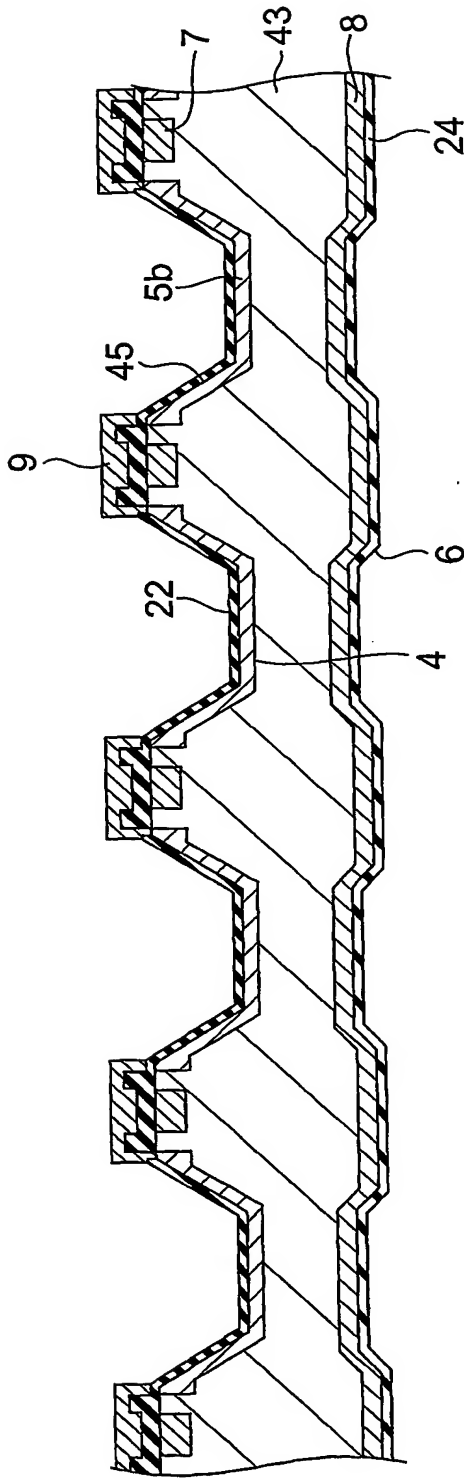


図21

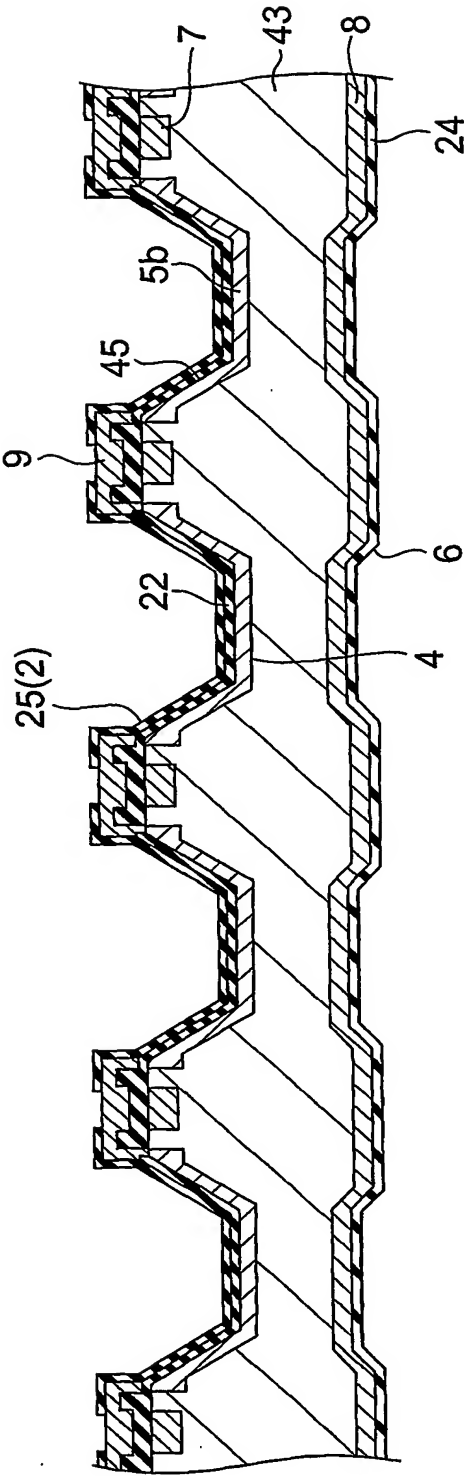
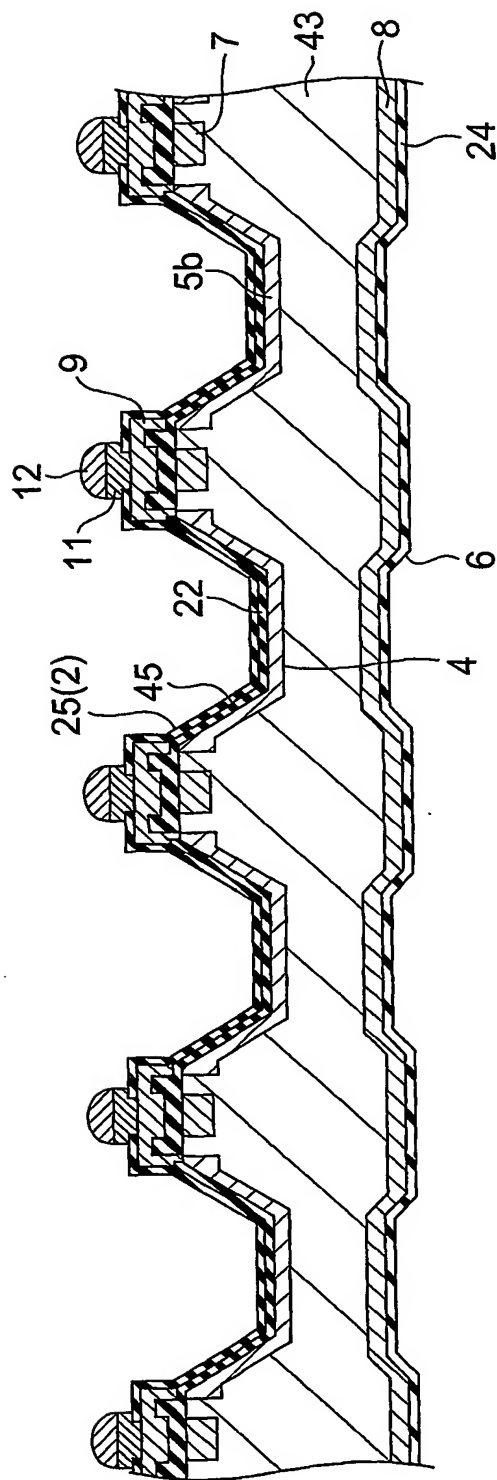
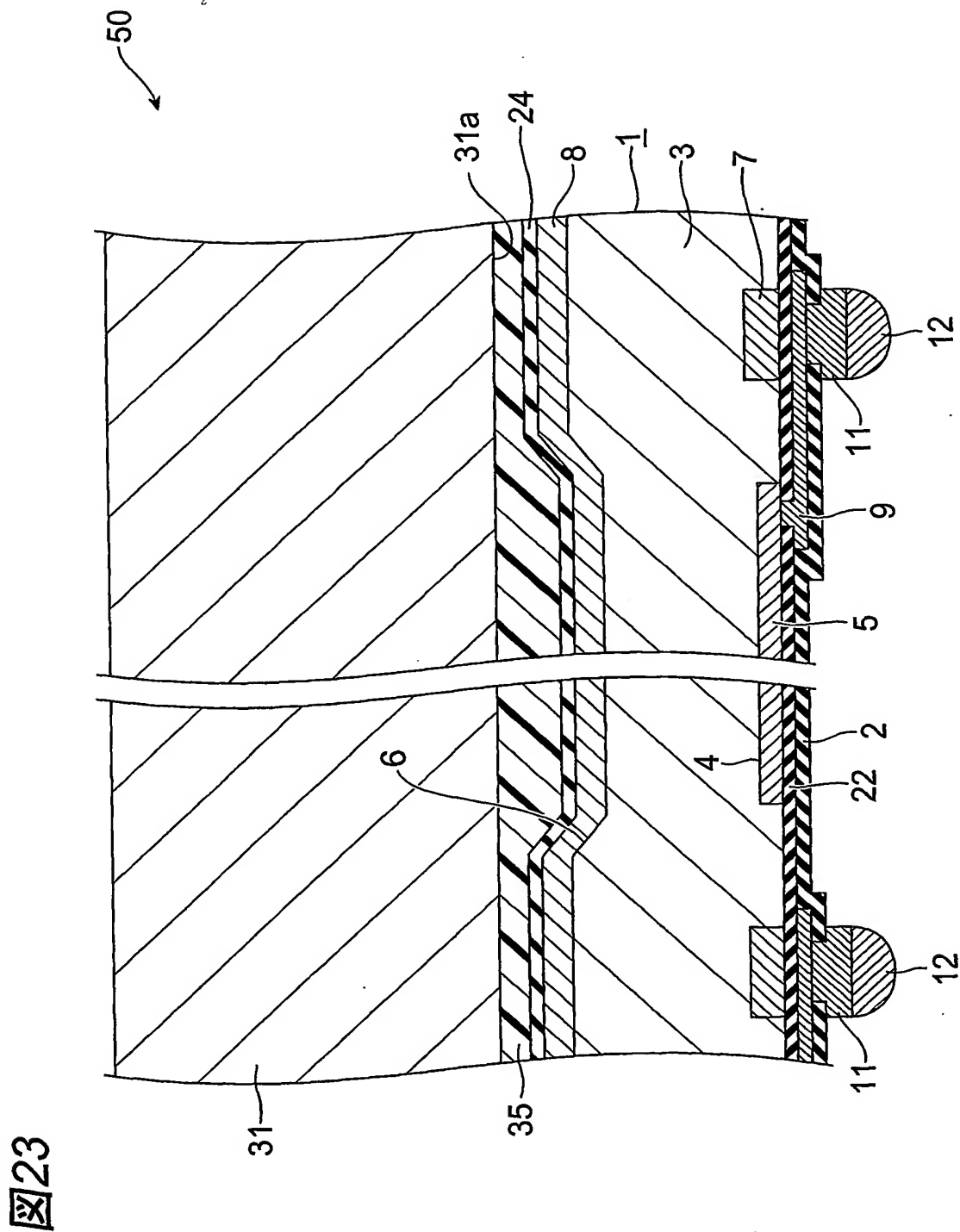


図22





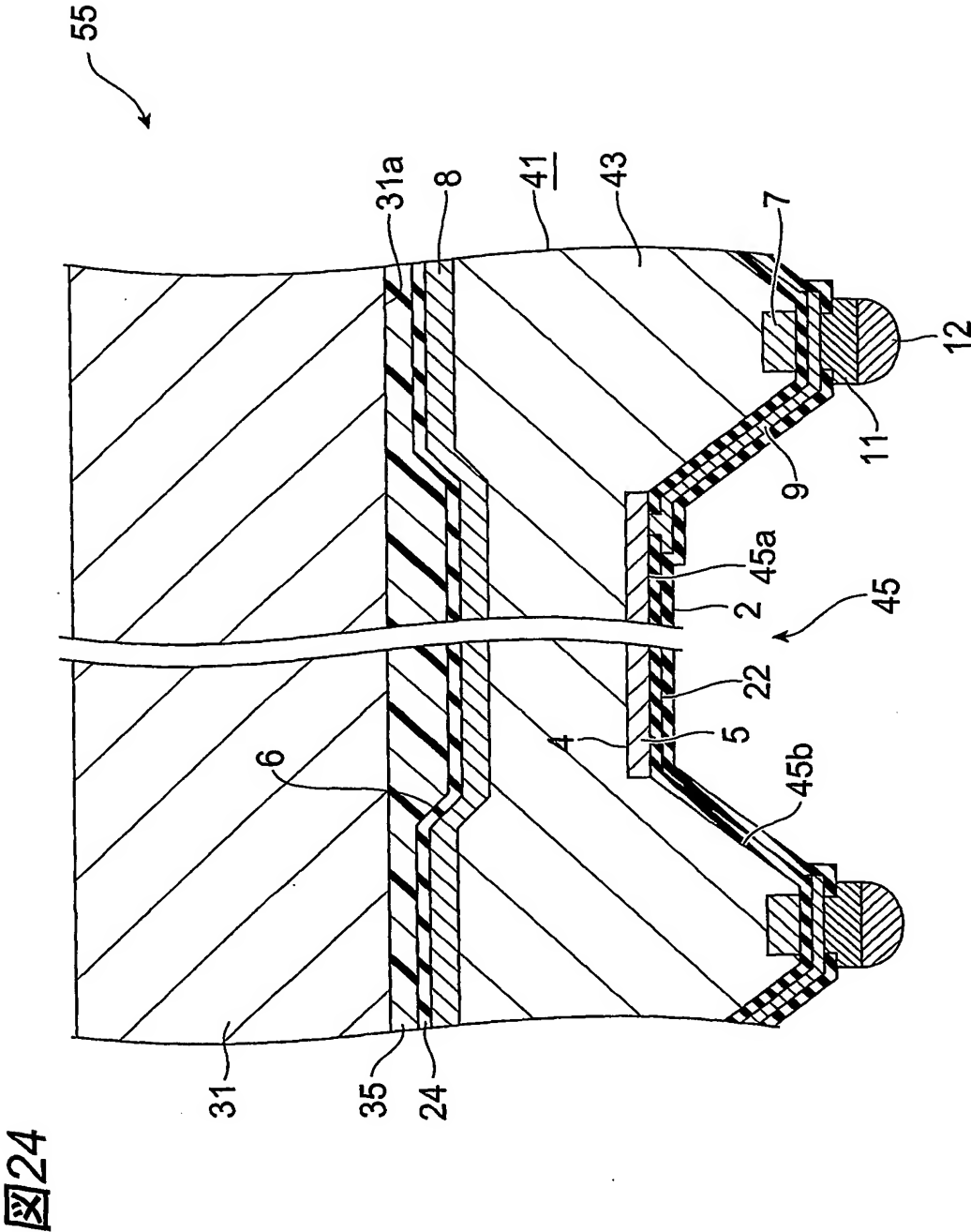


図25B

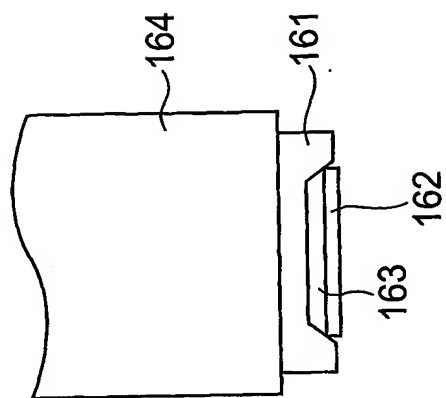


図25A

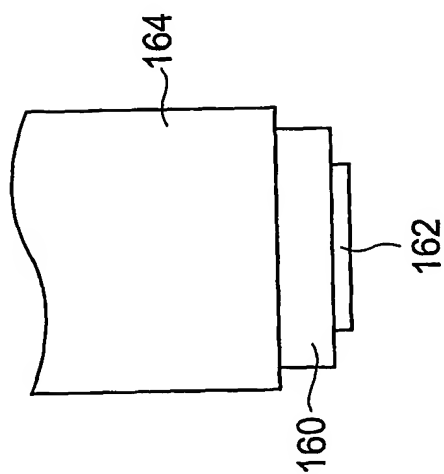


図26

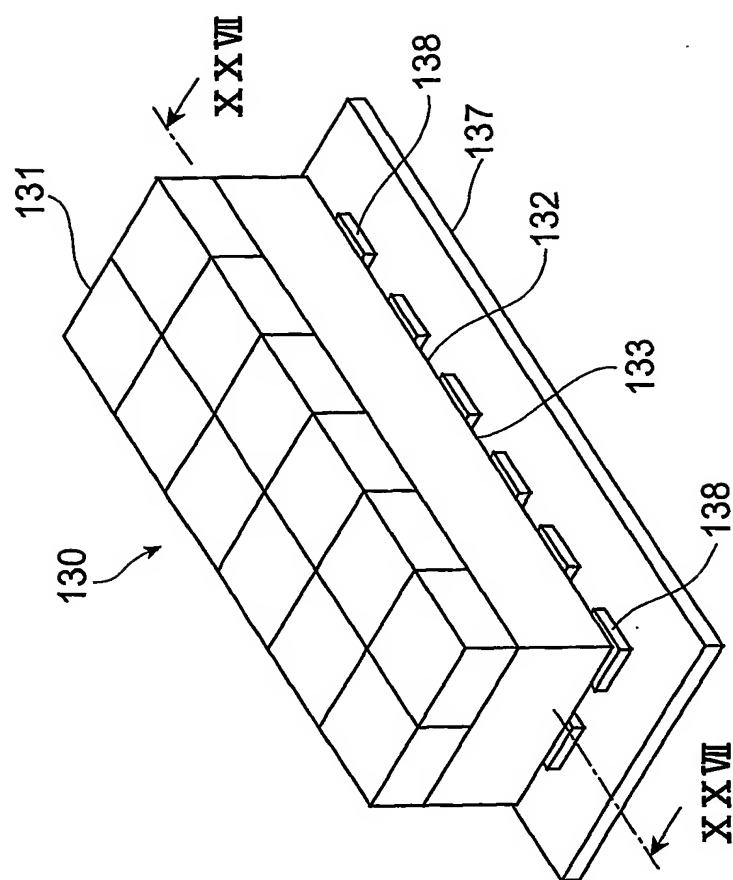
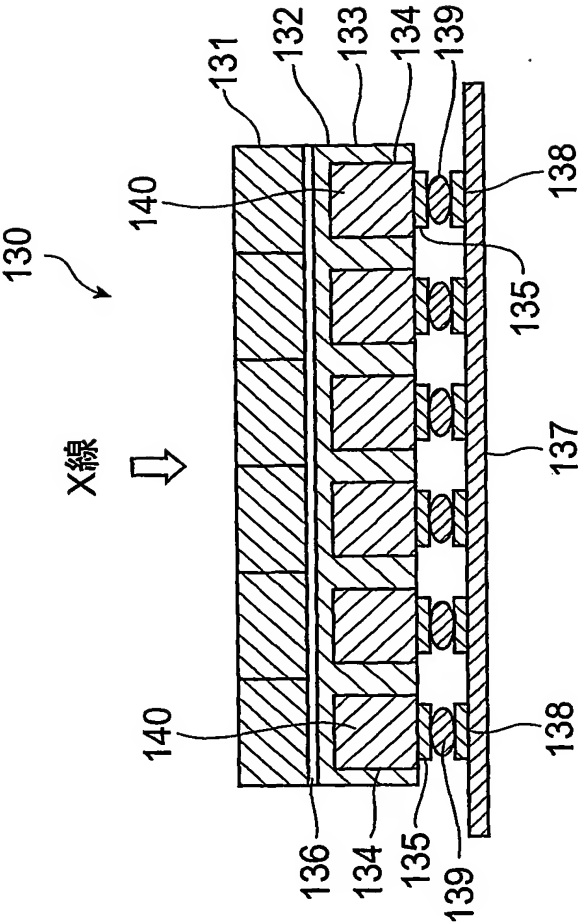


図27



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/004211

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁷ H01L27/146, H01L31/10, G01T1/20		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁷ H01L27/146, H01L31/10, G01T1/20		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004 Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 57-42175 A (Fujitsu Ltd.), 09 March, 1982 (09.03.82), Full text; all drawings (Family: none)	1, 7 4-6, 8-14 2, 3
Y	JP 2003-86826 A (Hamamatsu Photonics Kabushiki Kaisha), 20 March, 2003 (20.03.03), Full text; all drawings (Family: none)	4-6, 11-14
Y	JP 6-350068 A (Hamamatsu Photonics Kabushiki Kaisha), 22 December, 1994 (22.12.94), Full text; all drawings (Family: none)	5, 6, 8, 10-14
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 08 June, 2004 (08.06.04)		Date of mailing of the international search report 22 June, 2004 (22.06.04)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/004211

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5-121711 A (NEC Corp.), 18 May, 1993 (18.05.93), Full text; all drawings (Family: none)	6, 9-12, 14

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L27/146, H01L31/10, G01T1/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L27/146, H01L31/10, G01T1/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国実用新案登録公報 1996-2004年
 日本国登録実用新案公報 1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP 57-42175 A (富士通株式会社) 1982. 03. 09, 全文, 全図 (ファミリーなし)	1, 7 4-6, 8-14 2, 3
Y	JP 2003-86826 A (浜松ホトニクス株式会社) 2003. 03. 20, 全文, 全図 (ファミリーなし)	4-6, 11-14
Y	JP 6-350068 A (浜松ホトニクス株式会社) 1994. 12. 22, 全文, 全図 (ファミリーなし)	5, 6, 8, 10-14

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に関する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

08. 06. 2004

国際調査報告の発送日

22. 6. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

柴山 将隆

4 L

3035

電話番号 03-3581-1101 内線 3462

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 5-121711 A (日本電気株式会社) 1993.05.18, 全文, 全図 (ファミリーなし)	6, 9-12, 14